

Family list

1 family member for: **JP6265869**

Derived from 1 application

**1 SUBSTRATE HAVING BLACK MATRIX AND ITS PRODUCTION AND
LIQUID CRYSTAL DISPLAY DEVICE**

Inventor: IZUMI AKIYA; HAMAMOTO TATSUO; (+6) **Applicant:** HITACHI LTD; HITACHI DEVICE ENG

EC:

IPC: G02F1/1335; G02F1/13; (IPC1-7):
G02F1/1335

Publication info: **JP6265869 A** - 1994-09-22

Data supplied from the **esp@cenet** database - Worldwide

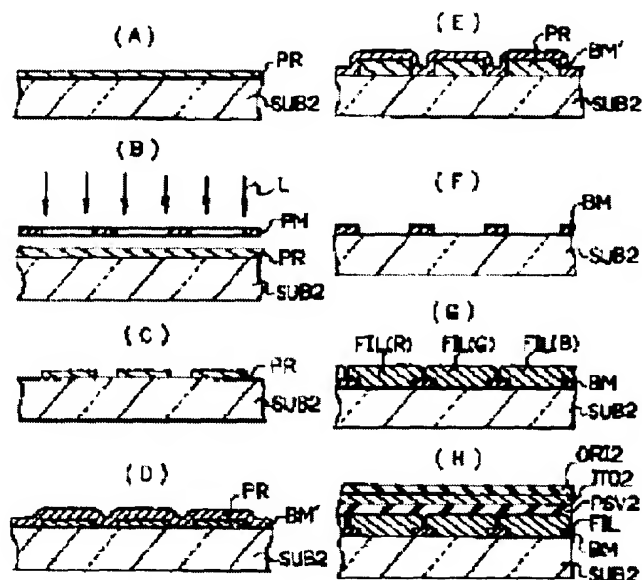
SUBSTRATE HAVING BLACK MATRIX AND ITS PRODUCTION AND LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP6265869
Publication date: 1994-09-22
Inventor: IZUMI AKIYA; HAMAMOTO TATSUO; KUJI TAKAAKI;
 SHIMIZU HIROMASA; KANESAKA KAZUMI;
 WATANABE YOSHIHISA; MATSUYAMA SHIGERU;
 HIROSE HIDEYUKI
Applicant: HITACHI LTD; HITACHI DEVICE ENG
Classification:
 - international: **G02F1/1335; G02F1/13;** (IPC1-7): G02F1/1335
 - european:
Application number: JP19930052045 19930312
Priority number(s): JP19930052045 19930312

Report a data error here

Abstract of JP6265869

PURPOSE: To provide the substrate having a black matrix consisting of a black light shielding film having a high light shielding rate, low surface reflectivity and small film thickness by providing the substrate with the black matrix consisting of the black light shielding film having a specified optical density and film thickness. **CONSTITUTION:** This substrate has the black matrix BM consisting of the black light shielding film having ≥ 2.0 optical density to light of a visible region and $\leq 1.0 \mu\text{m}$ film thickness. Namely, a transparent negative type photoresist is applied on the transparent glass substrate SUB2 to form a transparent negative type photoresist film PR which is then exposed by irradiating the film with light L. The negative type photoresist film PR is then developed by using a prescribed developer to form prescribed patterns. The black light shielding film BM is formed over the entire surface of the transparent glass substrate SUB2. The transparent negative type photoresist film PR is then immersed into an etching liquid which penetrates the black light shielding film BM' and swells and dissolves the transparent negative type photoresist film PR and is thereby peeled and removed together with the black light shielding film BM' thereon, by which the black matrix BM is formed.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-265869

(43)公開日 平成6年(1994)9月22日

(51)Int. Cl.

G02F 1/1335

識別記号

505

7408-2K

F I

審査請求 未請求 請求項の数7 O L (全24頁)

(21)出願番号

特願平5-52045

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(22)出願日

平成5年(1993)3月12日

(71)出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72)発明者 泉 章也

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72)発明者 濱本 辰雄

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74)代理人 弁理士 中村 純之助

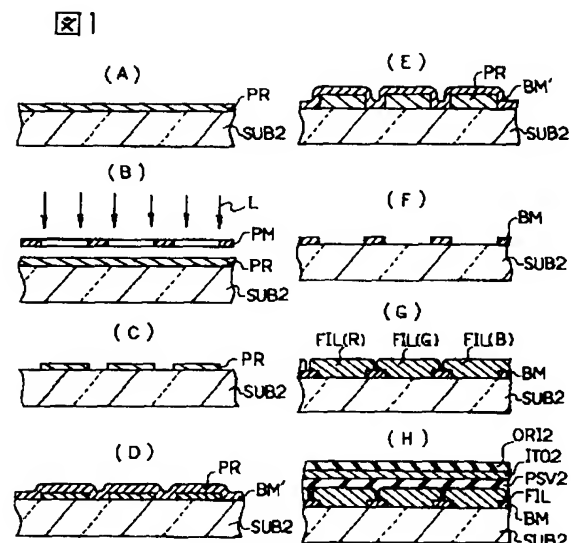
最終頁に続く

(54)【発明の名称】ブラックマトリクスを有する基板およびその製造方法、ならびに液晶表示装置

(57)【要約】

【構成】透明ガラス基板 (SUB 2) 上にホトレジスト膜 (PR) を塗布、形成し、次に、ホトレジスト膜 (PR) を露光、現像して所定のパターンに形成し、次に、所定のパターンのホトレジスト膜 (PR) を形成した透明ガラス基板 (SUB 2) 上に黒色遮光膜 (BM') を一面に形成し、次に、ホトレジスト膜 (PR) をその上の黒色遮光膜 (BM') と共に除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクス (BM) を形成する構成。

【効果】高遮光率でかつ表面反射率が低く、膜厚小の黒色遮光膜からなるブラックマトリクスを有する基板、および基板を含んでなる液晶表示装置、プラズマディスプレイ装置等の表示装置を、低コストでかつ高スループットで提供することができる。



SUB 2...透明ガラス基板

PR...ホトレジスト膜

BM'...黒色遮光膜

FIL (R)、(G)、(B)...カラーフィルタ

PSV2...保護膜

OR12...配向膜

PR...ネガ型ホトレジスト膜

L...光

BM...ブラックマトリクス

IT02...透明導電膜

【特許請求の範囲】

【請求項1】可視領域の光に対する光学濃度が2.0以上であり、かつ、膜厚が1.0 μ m以下である黒色遮光膜からなるブラックマトリクスを有する基板。

【請求項2】可視領域の光に対する光学濃度が2.0以上であり、かつ、膜厚が1.0 μ m以下である黒色遮光膜からなるブラックマトリクスを有する基板を含んでなる液晶表示装置。

【請求項3】基板上にホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記ホトレジスト膜をその上の上記黒色遮光膜と共に除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法。

【請求項4】透明基板上にネガ型ホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記黒色遮光膜を浸透して上記ホトレジスト膜を膨潤、溶解させるエッチング液に浸漬し、かつ、高圧水スプレー、超音波振動を印加した水スプレーまたは流水の少なくとも一方を用いて上記ホトレジスト膜をその上の上記黒色遮光膜と共に剥離、除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法。

【請求項5】透明基板上にポジ型ホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記透明基板のホトレジスト膜を形成した側と反対側の面から一面に光を照射して上記ホトレジスト膜を露光した後、所定の現像液を用いて現像して上記ホトレジスト膜を膨潤、溶解させ、上記ホトレジスト膜をその上の上記黒色遮光膜と共に剥離、除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法。

【請求項6】上記黒色遮光膜が、球状粒子換算での平均粒径0.3 μ m以下のリン片状または不定形の黒鉛粒子を5wt%以上含有したコロイダル溶液を塗布して形成した請求項3、4または5記載のブラックマトリクスを有する基板の製造方法。

【請求項7】上記第4の工程により所定のパターンの上記ブラックマトリクスを形成した上記基板上に、顔料を

分散したホトレジスト膜を塗布、露光、現像して少なくとも1色のカラーフィルタを形成するか、透明ホトレジスト膜を塗布、露光、現像、着色して少なくとも1色のカラーフィルタを形成するか、または顔料を分散したインクを印刷して少なくとも1色のカラーフィルタを形成する第5の工程と、上記ブラックマトリクスおよび上記カラーフィルタを形成した上記基板上に保護膜を形成する第6の工程と、上記保護膜上に透明導電膜からなる電極を形成する第7の工程と、その上に配向膜を形成する第8の工程をさらに含んでなる請求項3、4、5または6記載のブラックマトリクスを有する基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブ・マトリクス方式、単純マトリクス方式、またはカラーもしくはモノクロの液晶表示装置、プラズマディスプレイ装置等の表示装置に用いられるブラックマトリクスを有する基板およびその製造方法、ならびにこの基板を含んでなる液晶表示装置に関する。

【0002】

【従来の技術】例えば、アクティブ・マトリクス方式の液晶表示装置は、マトリクス状に配列された複数の画素電極のそれぞれに対応して非線形素子（スイッチング素子）を設けたものである。各画素における液晶は理論的には常時駆動（デューティ比1.0）されているので、時分割駆動方式を採用している、いわゆる単純マトリクス方式と比べてアクティブ方式はコントラストが良く、特にカラー液晶表示装置では欠かせない技術となりつつある。スイッチング素子として代表的なものとしては薄膜トランジスタ（TFT）がある。

【0003】液晶表示装置は、例えば、薄膜トランジスタ、透明導電膜からなる透明画素電極、薄膜トランジスタの保護膜、および配向膜を積層した下部透明ガラス基板と、ブラックマトリクス、カラーフィルタ、カラーフィルタの保護膜、共通透明画素電極、および配向膜を積層した上部透明ガラス基板とを重ね合せ、両基板間の縁周囲に設けたシール材により、両基板を貼り合せると共に両基板間に液晶を封止し、さらに両基板の外側に偏光板を設置または貼り付けてなる液晶表示パネルと、該液晶表示パネルの外周に配置され、液晶表示パネルの駆動回路を有するプリント基板と、液晶表示パネルの下に配置され、液晶表示パネルに光を供給するバックライトと、これらの各部材を保持するモールド成型品である枠状体と、これらの各部材を収納し、液晶表示窓がけられた金属製シールドケース等を含んで構成されている。

【0004】なお、薄膜トランジスタを使用したアクティブ・マトリクス方式の液晶表示装置は、例えば特開昭63-309921号公報や、「冗長構成を採用した12.5型アクティブ・マトリクス方式カラー液晶ディスプレイ」、日経エレクトロニクス、頁193～210、1986年12

月15日、日経マグロウヒル社発行、で知られている。

【0005】上記のようなアクティブ・マトリクス方式あるいは単純マトリクス方式の液晶表示装置を構成する透明基板の少なくとも一方には、ブラックマトリクスあるいはカラーフィルタが形成されている。例えば特開平4-130401号公報には、透明基板上に導電性遮光パターン層、透明絶縁層、カラーフィルタパターン層、透明保護層、透明導電性パターン層を順次形成した電極付カラーフィルタが記載されている。なお、導電性遮光パターン層、すなわち、ブラックマトリクスとしては、Cr等の金属膜をフォトエッチング法でパターンニングした層、カーボンやチタン等を分散した感光性樹脂をフォトリソグラフィー法でパターンニングした層、カーボンやチタン等を分散したインキを印刷法でパターンニングした層、感光性樹脂をパターンニングした後、染料で染色した層等が記載されている。

【0006】また、特開平3-274503号公報には、カーボン、チタン等を分散した感光性樹脂をフォトリソグラフィー法でパターンニングする方法でブラックマトリクスを形成する際、分散する黒色顔料を Mn_2O_4 、 Nd_2O_3 からなる紫外線透過可視光不透過性成分とし、紫外光で露光して感光性樹脂の感度アップを図る方法が記載されている。

【0007】さらに、特開平4-156403号公報には、カーボンブラック等の遮光材を分散した非感光性のポリイミド樹脂層をホットエッチング法でパターンニングする方法で、ブラックマトリクスを形成する際、ポジ型ホトレジストのアルカリ性現像液で、ホトレジストパターンの現像と、プリキュア状態の上記ポリイミド樹脂のエッチングを同時に行い、その後、グリコールエーテル系の有機溶媒によりポジレジストを溶解除去し、高温キュア処理によりブラックマトリクスを形成する方法が記載されている。

【0008】

【発明が解決しようとする課題】従来法によるブラックマトリクスは2つに大別することができる。

【0009】その1は、ホトリソグラフィー法より加工したCr等の金属膜からなるブラックマトリクスである。この利点は、解像度、および遮光率が高く、光学濃度(OD)3.0以上が膜厚0.1 μm 近辺で容易に得られる。問題点は、金属膜なので可視光の反射率が約40%と高いため、外光の反射による表示画像のコントラスト低下や、周囲にある明るい物体がブラックマトリクス面で反射して表示画像に重なる、いわゆる写り込みが生じ画質の低下を来す。また、Cr膜のスパッタ、ホトリソグラフィー加工と工程が長いので低コスト化が困難である。

【0010】その2は、黒色顔料を分散した有機樹脂膜をホトリソグラフィー法、印刷法、あるいはホットエッチング法でパターンニングするか、または、感光性樹脂膜を

パターンニングした後、黒色染料で染色して得られる黒色有機樹脂膜からなるブラックマトリクスである。この利点は、黒色であるため可視光の反射率が数%以下と低く、外光の反射による表示画像のコントラスト低下や、周囲にある明るい物体の写り込みが金属膜ブラックマトリクスに比べ大幅に減少し、画質が向上する。問題点は、遮光率が低い点である。すなわち、ホトリソグラフィー法では遮光率を上げると、基板との界面に到達する露光光量が減少するため、高遮光率とすると(例えば光学濃度3.0では基板に到達する透過光量は1/1000)、現像時に有機樹脂膜のパターン剥がれが生じ、ブラックマトリクスが形成できなくなる。これを避けるため露光量を増やすと、パターン寸法の太りが生じ、所定の解像度が実現できなくなる。また、印刷法やホットエッチング法ではホトリソグラフィー法に比べ制約はややゆるいが、黒色着色材の含有量に限界があるので、高遮光率とすると印刷時の膜厚が大となり(例えば膜厚1.0 μm で光学濃度2.0の場合、光学濃度を3.0に上げると膜厚は3.3 μm になる)、本質的にホトリソグラフィー法に比べて劣る解像度が、さらに大幅に低下し、実質的にブラックマトリクスが形成できなくなる。

【0011】図22(A)~(H)は、従来のブラックマトリクスを有する基板の製造方法の第1の例(金属膜または黒色有機樹脂膜をホットエッチング法を用いてパターンニングする方法)を示す工程断面図である。

【0012】まず、(A)に示すように、透明ガラス基板SUB2上に、Cr膜または黒色遮光材を分散した黒色有機樹脂膜からなるブラックマトリクス形成用膜BM'を形成する。

【0013】次に、(B)に示すように、その上にポジ型ホトレジストを塗布してポジ型ホトレジスト膜PRを形成する。

【0014】次に、(C)に示すように、所定の露光パターンを有するホトマスクPMを介してポジ型ホトレジスト膜PRに光Lを照射し、ポジ型ホトレジスト膜PRの露光を行う。

【0015】次に、ポジ型ホトレジスト膜PRを所定の現像液を用いて現像し、(D)に示すように、所定のパターンを有するポジ型ホトレジスト膜PRを形成する。

【0016】次に、所定のパターンのポジ型ホトレジスト膜PRをマスクとして所定のエッチング液を用いてブラックマトリクス形成用膜BM'をエッチングし、

(E)に示すように、ブラックマトリクス形成用膜BM'をパターンニングする。

【0017】次に、ポジ型ホトレジスト膜PRを公知の方法により剥離して除去すると、(F)に示すように、Cr膜または黒色有機樹脂膜からなる所定のパターンを有するブラックマトリクスBMが形成される。

【0018】次に、(G)に示すように、赤、緑、青の3色のカラーフィルタFIL(R)、(G)、(B)を

公知の方法を用いて形成する。

【0019】最後に、(H)に示すように、その上にカラーフィルタの保護膜(表面平坦化膜)PSV2を形成した後、所定のパターンを有する透明画素電極ITO2および配向膜ORI2を形成してブラックマトリクスBMを有する基板が完成する。

【0020】図23(A)～(D)は、従来のブラックマトリクスを有する基板の製造方法の第2の例(黒色有機樹脂膜をホトリソグラフィー法を用いてパターンニングする方法)を示す工程断面図である。

【0021】まず、(A)に示すように、透明ガラス基板SUB2上に黒色遮光材を分散したネガ型ホトレジストを塗布し、黒色ネガ型ホトレジスト膜(黒色有機樹脂膜)BM'を形成する。

【0022】次に、(B)に示すように、所定の露光パターンを有するホトマスクPMを介して黒色ネガ型ホトレジスト膜BM'に光Lを照射し、黒色ネガ型ホトレジスト膜BM'の露光を行う。

【0023】次に、黒色ネガ型ホトレジスト膜BM'を所定の現像液を用いて現像し、(C)に示すように、黒色ネガ型ホトレジスト膜からなる所定のパターンを有するブラックマトリクスBMを形成する。

【0024】次に、(D)に示すように、赤、緑、青の3色のカラーフィルタFIL(R)、(G)、(B)を公知の方法を用いて形成する。

【0025】最後に、(E)に示すように、その上にカラーフィルタの保護膜(表面平坦化膜)PSV2を形成した後、所定のパターンを有する透明画素電極ITO2および配向膜ORI2を形成してブラックマトリクスBMを有する基板が完成する。

【0026】一般に黒色有機樹脂膜からなるブラックマトリクスは金属膜からなるブラックマトリクスに比べ、光学濃度2.0～2.5において膜厚が1～2 μ mと厚いが、膜厚が1.5 μ mを超えると、その上にカラーフィルタ、平坦化保護膜、および透明画素電極を形成して完成した基板の表面平坦度が0.5 μ mを越えるようになり、対向電極基板と組み合わせて液晶表示パネルとした場合、色むら、白し、輝度むら等が発生し、表示画質が低下する。したがって、ブラックマトリクスの膜厚は1 μ m以下、好ましくは0.5 μ m以下とすることが極めて重要である。

【0027】本発明はこのような観点に基づいて、従来法では実現できなかった高遮光率でかつ表面反射率が低く、膜厚小の黒色遮光膜からなるブラックマトリクスを有する基板を、低コストでかつ高スループットで提供することを目的とする。

【0028】また、本発明の別の目的は、このブラックマトリクスを有する基板の製造方法、およびこの基板を含んでなる液晶表示装置を提供することにある。

【0029】

【課題を解決するための手段】上記目的を達成するため、本発明は、可視領域の光に対する光学濃度が2.0以上であり、かつ、膜厚が1.0 μ m以下である黒色遮光膜からなるブラックマトリクスを有する基板を提供する。

【0030】また、本発明は、可視領域の光に対する光学濃度が2.0以上であり、かつ、膜厚が1.0 μ m以下である黒色遮光膜からなるブラックマトリクスを有する基板を含んでなる液晶表示装置を提供する。

10 【0031】また、本発明は、基板上にホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記ホトレジスト膜をその上の上記黒色遮光膜と共に除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法を提供する。

20 【0032】また、本発明は、透明基板上にネガ型ホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記黒色遮光膜を浸透して上記ホトレジスト膜を膨潤、溶解させるエッチング液に浸漬し、かつ、高圧水スプレー、超音波振動を印加した水スプレーまたは流水の少なくとも一方を照射して上記ホトレジスト膜をその上の上記黒色遮光膜と共に剥離、除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法を提供する。

30 【0033】また、本発明は、透明基板上にポジ型ホトレジスト膜を塗布、形成する第1の工程と、上記ホトレジスト膜を露光、現像して所定のパターンに形成する第2の工程と、所定のパターンの上記ホトレジスト膜を形成した上記基板上に黒色遮光膜を一面に形成する第3の工程と、上記透明基板のホトレジスト膜を形成した側と反対側の面から一面に光を照射して上記ホトレジスト膜を露光した後、所定の現像液を用いて現像して上記ホトレジスト膜を膨潤、溶解させ、上記ホトレジスト膜をその上の上記黒色遮光膜と共に剥離、除去して、残存する黒色遮光膜からなる所定のパターンのブラックマトリクスを形成する第4の工程とを含んでなるブラックマトリクスを有する基板の製造方法を提供する。

40 【0034】また、本発明は、上記黒色遮光膜が、球状粒子換算での平均粒径0.3 μ m以下のリン片状または不定形の黒鉛粒子を5wt%以上含有したコロイダル溶液を塗布して形成したブラックマトリクスを有する基板の製造方法を提供する。

【0035】さらに、本発明は、上記第4の工程により所定のパターンの上記ブラックマトリクスを形成した上記基板上に、顔料を分散したホトレジスト膜を塗布、露光、現像して少なくとも1色のカラーフィルタを形成するか、透明ホトレジスト膜を塗布、露光、現像、着色して少なくとも1色のカラーフィルタを形成するか、または顔料を分散したインクを印刷して少なくとも1色のカラーフィルタを形成する第5の工程と、上記ブラックマトリクスおよび上記カラーフィルタを形成した上記基板上に保護膜を形成する第6の工程と、上記保護膜上に透明導電膜からなる電極を形成する第7の工程と、その上に配向膜を形成する第8の工程をさらに含んでなるブラックマトリクスを有する基板の製造方法を提供する。

【0036】

【作用】本発明のブラックマトリクスを有する基板およびその製造方法では、リフトオフ法を採用して黒色遮光膜からなるブラックマトリクスを形成することにより、高遮光率でかつ表面反射率が低く、膜厚小のブラックマトリクスを有する基板を、低コストでかつ高スループットで提供することができる。

【0037】また、このようなブラックマトリクスを有する基板を含んでなる表示品質の高い液晶表示装置、プラズマディスプレイ装置等の表示装置を提供することができる。

【0038】すなわち、本発明では、ホトリソグラフィー法を用いて透明なホトレジスト膜をパターンニングし、黒色遮光材を含まないホトレジストでパターンを形成できるので、パターン形成に対する自由度が高く、高解像度、高感度が容易に達成できる。また、安価な水溶性ホトレジストを用いれば、一般の溶媒型ホトレジストに比べ材料費を1/10以下に低減できる。

【0039】また、透明なホトレジストパターンの形成後に高遮光性のみを目的とした黒色遮光膜を形成すればよいので、黒色塗布膜の組成を極めて単純化できる。例えば黒色で遮光性に優れた超微粒子黒鉛（球状粒子換算の平均粒径0.2 μ m）をコロイド状に懸濁させた水溶液を塗布すれば、高遮光率（光学濃度3.0以上）、膜厚小（0.5 μ m以下）を容易に達成することができ、かつ低コストで高スループットでの製造が実現できる。すなわち、従来の顔料分散ホトレジストを用いたホトリソグラフィー法では実現不可能であった高遮光率と高感度化の両立を容易にかつ安定して達成することができる。

【0040】また、従来の印刷法と比較すると、印刷適性を出すための増粘剤成分等が不要で、遮光材を含む塗布液の組成が簡単となる。設備面では、高度な技術と精度を要する印刷装置や表面研磨、欠点修正装置が不要となる。

【0041】クロム膜等の金属膜からなるブラックマトリクスに対しては、極めて高価なスパッタ装置とスパッ

タ工程が不要になり、通常の塗布装置を用いて高スループットで黒色遮光膜を形成できる。特性面では高解像度と遮光率が実用範囲内ではほぼ同等レベルで、表面反射率が大幅に低減されるので、表示画質のコントラスト、画面の均一性が向上する。

【0042】さらに、従来のホトエッチング法と比較すると、本発明で用い得る例えばコロイダル黒鉛溶液は、塗布乾燥後の被膜がほぼ100%の黒鉛粒子よりなり、そのために高遮光性（光学濃度3.0以上）と薄膜化（0.5 μ m以下）を可能とする反面、化学薬品に対して極めて安定で、実用可能ないかなるエッチング液に対しても高い耐性を有し、事実上ホトエッチング加工を不可能としている。このため、本発明では、エッチング法では得られない、高レベルでの遮光性と薄膜化を可能とする。このように、本発明では、高遮光率でかつ表面反射率が低く、膜厚小の黒色遮光膜からなるブラックマトリクスを有する基板、および基板を含んでなる液晶表示装置、プラズマディスプレイ装置等の表示装置を、低コストでかつ高スループットで提供することができる。

【0043】

【実施例】

実施例1

図1（A）～（H）は、本発明のブラックマトリクスを有する基板の製造方法の第1の実施例を示す工程断面図である。

【0044】本実施例は、ホトレジスト膜としてネガ型を用いる場合の実施例である。まず、本実施例の基本構成について説明する。

【0045】まず、図1（A）に示すように、透明ガラス基板SUB2上に透明なネガ型ホトレジストを塗布し、透明ネガ型ホトレジスト膜PRを形成する。

【0046】次に、（B）に示すように、所定の露光パターンを有するホトマスクPMを介して透明ネガ型ホトレジスト膜PRに光Lを照射し、透明ネガ型ホトレジスト膜PRの露光を行う。

【0047】次に、透明ネガ型ホトレジスト膜PRを所定の現像液を用いて現像し、（C）に示すように、所定のパターンを有する透明ネガ型ホトレジスト膜PRを形成する。

【0048】次に、所定のパターンの透明ネガ型ホトレジスト膜PRを形成した透明ガラス基板SUB2上に、（D）に示すように、黒色遮光膜BM'を全面に形成する。

【0049】次に、上記黒色遮光膜BM'を浸透して透明ネガ型ホトレジスト膜PRを膨潤、溶解させるエッチング液に浸漬する。（E）は透明ネガ型ホトレジスト膜PRが膨潤した様子を示す。

【0050】次に、高圧水スプレー、あるいは超音波振動を印加した水スプレーまたは流水を用いて、または両者を併用して透明ネガ型ホトレジスト膜PRをその上の

黒色遮光膜BM'とともに剥離、除去して（いわゆる、リフトオフ法）、（F）に示すように、残存する黒色遮光膜からなる所定のパターンを有するブラックマトリクスBMを形成する。

【0051】次に、（G）に示すように、赤、緑、青の3色のカラーフィルタFIL（R）、（G）、（B）を公知の方法を用いて形成する。

【0052】最後に、（H）に示すように、その上にカラーフィルタの保護膜（表面平坦化膜）PSV2を形成した後、所定のパターンを有する透明画素電極ITO2および配向膜ORI2を形成してブラックマトリクスBMを有する基板が完成する。

【0053】次に、実施例1を具体的に詳述する。

【0054】まず、 200×270 mmのガラス基板SUB2（#7059、厚さ1.1 mm（日本コーニング（株）製））に水溶性ホトレジスト（PAD+アジド感光液）を膜厚0.7~0.8 μ mにスピン塗布して、透明ネガ型ホトレジスト膜PRを形成する（図1（A））。

【0055】次に、所定のパターンを有する露光用ホトマスクPM（ストライプ開口幅70 μ m、ピッチ100 μ m）を介して、超高圧Hg灯光源を用いて、約5 mJ/cm²（365 nm）の露光強度で透明ネガ型ホトレジスト膜PRを露光する（図1（B））。

【0056】次に、40℃、1.5 kg/cm² 圧の温水スプレーにより現像し、所定のパターンを有する透明ネガ型ホトレジスト膜PRを形成する（図1（C））。

【0057】次に、透明ネガ型ホトレジスト膜PR上に微粒子黒鉛懸濁液（日立粉末冶金製、球状粒子換算の平均粒径約0.3 μ m、固形分濃度10 wt %）を膜厚0.8 μ mにスピンコーティングし、黒色遮光膜BM'を全面に形成する（図1（D））。

【0058】次に、所定濃度のエッチング液（H₂O₂ + スルファミン酸混合液）に、60℃で60~80秒浸漬し、透明ネガ型ホトレジスト膜PRを膨潤させ、かつガラス基板SUB2との接着力を低下させる（図1（E））。

【0059】次に、約3.5 kg/cm²の圧力の高圧カスプレーで、透明ネガ型ホトレジスト膜PRとその上の黒色遮光膜BM'を同時に除去し、所定のパターンを有するブラックマトリクスBMを形成する（図1（F））。

【0060】次に、ブラックマトリクスBMを形成した透明ガラス基板SUB2上に、ストライプ状のパターンを有する赤、緑、青の3色のカラーフィルタFIL

（R）、（G）、（B）をそれぞれ緑CG-2000

（富士ハントテクノロジー（株）製）、青CB-2000

（富士ハントテクノロジー（株）製）、赤CR-2000

（富士ハントテクノロジー（株）製）の顔料を分散したホトレジストを用いてホトリソグラフィー法により

形成する。なお、膜厚は1.5~2.0 μ m、ストライプ幅は90~95 μ mである（図1（G））。

【0061】次に、ストライプ状のカラーフィルタFIL（R）、（G）、（B）上にネガ型感光性平坦化保護膜V-259PA（新日鉄化学（株）製）を膜厚2.5 μ mで塗布し、保護膜PSV2を形成する。次に、ホトリソグラフィー法で端子部の保護膜PSV2を除去した後、200℃、30分間キュアし、透明な表面平坦化保護膜PSV2を形成する。その上にスパッタ法で膜厚約300 nmのITO（インジウム ティン オキサイド）膜を形成する。ホトエッチング法でカラーフィルタ層FILに直交するストライプ幅280 μ m、ピッチ300 μ mのパターンを有する透明画素電極ITO2を形成する（図1（H））。

【0062】このようにして得られた基板上にポリイミド膜を膜厚約100 nmで形成した後、ラビング処理を行って配向膜ORI2を形成し、対向電極となるセグメント基板と組み合わせた。次いで、両基板の電極間に液晶を注入して液晶セルの組み立てを行い、上記ブラックマトリクスを液晶セル内部に具備する単純マトリクス方式のカラー液晶表示装置が得られた。

【0063】実施例2

図2（A）~（H）は、本発明のブラックマトリクスを有する基板の製造方法の第2の実施例を示す工程断面図である。

【0064】本実施例は、ホトレジスト膜としてポジ型を用いる場合の実施例である。まず、本実施例の基本構成について説明する。

【0065】まず、図2（A）に示すように、透明ガラス基板SUB2上に透明なポジ型ホトレジストを塗布し、透明ポジ型ホトレジスト膜PRを形成する。

【0066】次に、（B）に示すように、所定の露光パターンを有するホトマスクPMを介して透明ポジ型ホトレジスト膜PRに光Lを照射し、透明ポジ型ホトレジスト膜PRの露光を行う。

【0067】次に、透明ポジ型ホトレジスト膜PRを所定の現像液を用いて現像し、（C）に示すように、所定のパターンを有する透明ポジ型ホトレジスト膜PRを形成する。

【0068】次に、所定のパターンの透明ポジ型ホトレジスト膜PRを形成した透明ガラス基板SUB2上に、（D）に示すように、黒色遮光膜BM'を全面に形成する。

【0069】次に、透明ガラス基板SUB2のホトレジスト膜PRを形成した側と反対側の面から（E）に示すように、光を照射して透明ポジ型ホトレジスト膜PRを全面露光する。

【0070】次に、所定の現像液を用いて現像して透明ポジ型ホトレジスト膜PRをその上の黒色遮光膜BM'とともに剥離、除去して（いわゆる、リフトオフ法）、

(F) に示すように、残存する黒色遮光膜からなる所定のパターンを有するブラックマトリクスBMを形成する。

【0071】次に、(G) に示すように、赤、緑、青の3色のカラーフィルタFIL(R)、(G)、(B)を公知の方法を用いて形成する。

【0072】最後に、(H) に示すように、その上にカラーフィルタの保護膜(表面平坦化膜)PSV2を形成した後、所定のパターンを有する透明画素電極ITO2および配向膜ORI2を形成してブラックマトリクスBMを有する基板が完成する。

【0073】次に、実施例2を具体的に詳述する。

【0074】まず、直径6インチのガラス基板SUB2(#7059、厚さ0.6mm)(日本コーニング(株)製)にポジ型ホトレジストOFPR-800(東京応化(株)製)を膜厚0.8~1.0 μ mにスピン塗布し、透明ポジ型ホトレジスト膜PRを形成する(図2(A))。

【0075】次に、所定の露光用パターンを有するホトマスクPM(画面寸法1.5インチのパターンを複数個搭載し、画素ピッチ40H \times 45V μ m、開口率40%)を介して、超高圧Hg灯光源を用いて約80mJ/cm²(405nm)の露光強度で露光する(図2(B))。

【0076】次に、ポジ型ホトレジスト現像液NMD3(東京応化(株)製)を用いて、パドル現像した後、スプレー水洗して所定のパターンを有する透明ポジ型ホトレジスト膜PRを形成する(図2(C))。

【0077】次に、透明ポジ型ホトレジスト膜PRの濡れ性を改善するため、酸素プラズマでライトアッシングした後、超微粒子黒鉛懸濁液(日立粉末冶金(株)製、球状粒子換算の平均粒径約0.1 μ m、固形分濃度8wt%)を膜厚0.5 μ mにスピンコーティングし、黒色遮光膜BM'を全面に形成する(図2(D))。

【0078】次に、ガラス基板SUB2の裏面から200mJ/cm²(405nm)以上の光強度で全面露光し、透明ポジ型ホトレジスト膜PRを感光させる(図2(E))。

【0079】次に、ポジ型レジスト現像液NMD-3にパドル現像方式により約30秒浸漬し、透明ポジ型ホトレジスト膜PRを十分に膨潤、溶解させたあと、約2kg/cm²の純水スプレーで所定のパターンの透明ポジ型ホトレジスト膜PRとその上の黒色遮光膜BM'を同時に除去し、所定のパターンを有するブラックマトリクスBMを形成する。この際、現像後のブラックマトリクス膜BMの開口部の形状の均一性をより一層向上させるため、NMD-3現像液と純水スプレーの中間に、流水水洗を行いながら超音波振動を印加する工程を加えてもよい(図2(F))。

【0080】次に、ブラックマトリクスBM上にドット

状のパターンを有する赤、緑、青の3色のカラーフィルタFIL(R)、(G)、(B)をそれぞれ緑CG-2000(富士ハントテクノロジー(株)製)、青CB-2000(富士ハントテクノロジー(株)製)、赤CR-2000(富士ハントテクノロジー(株)製)の顔料を分散したホトレジストを用いてホトリソグラフィー法で形成する。なお、膜厚は0.95~1.10 μ m、ドット寸法は約35 \times 40 μ mである(図2(G))。

【0081】次に、ドット状のカラーフィルタFIL(R)、(G)、(B)上に平坦化保護膜HP-1000(日立化成(株)製)を膜厚1.5 μ mで塗布し、180℃、60分間キュアし、透明な表面平坦化膜PSV2を形成する。その上にスパッタ法で膜厚約150nmのITO膜を形成し、所定の有効面外のITO膜をホトエッチング法で除去して、透明電極ITO2を形成する(図2(H))。

【0082】このようにして得られたカラーフィルタFIL(R)、(G)、(B)上にポリイミド膜を約100nmの膜厚で形成した後、ラビング処理を行い、対向電極となる薄膜トランジスタ基板と組み合わせた。次いで、両基板の電極間に液晶を注入して液晶セルの組み立てを行い、上記ブラックマトリクスを液晶セル内部に具備する投射型用アクティブ・マトリクス方式のカラー液晶表示装置が得られた。

【0083】実施例3

実施例1の図1(A)~(F)に示した工程によりホトマスクPMの露光用パターンを画素ピッチ100H \times 300V μ m、開口率40%のドットパターンとしてブラックマトリクスBMを形成した。次いで、平坦化保護膜HP-1000(日立化成(株)製)を膜厚1.0 μ mで塗布した。次いで、180℃、60分間キュアし、透明の平坦化保護膜PSV2を形成した。その上に、スパッタ法で膜厚約150nmのITO膜を形成した。所定の有効面外のITO膜をホトエッチング法で除去して、所定のパターンの透明画素電極ITO2を形成する。以上の工程よりブラックマトリクスBMを有するコモン電極基板が得られる。該コモン基板上にポリイミドを約100nmの膜厚で形成した後、ラビング処理を行って配向膜ORI2を形成し、対向電極となる薄膜トランジスタ基板と組み合わせた。次いで、両基板の電極間に液晶を注入して液晶セルの組み立てを行い、上記ブラックマトリクスBMを液晶セル内に具備するアクティブ・マトリクス方式のモノクロ液晶表示装置が得られた。

【0084】以上説明したように、上記実施例によれば、高遮光性の黒色遮光膜として、微粒子の黒鉛懸濁液より成膜される、ほぼ固形分100%黒鉛膜を用いるので、高遮光性(光学濃度3.0以上)と膜厚小(膜厚0.5 μ m以下)および低表面反射率(可視光反射率数%以下)を容易に得ることができる。このため、外光成分の反射光減少によるコントラスト向上、ブラックマト

リクス段差低減で得られる透明平坦化膜の表面の平坦度向上による色むら、白し、輝度むらレベルを改善でき、高画質の液晶表示装置を実現できる。また、透明ホトレジスト膜で所定のパターンを形成した後、微粒子黒鉛膜を成膜し、エッチング液等で該透明ホトレジスト膜を膨潤、溶解して該透明ホトレジスト膜とその上の黒色遮光膜を同時に除去するリフトオフ法を用いて、ブラックマトリクスを形成するので、黒色遮光剤による露光感度低下を考慮する必要がなく、短時間露光でかつ高効率な生産が可能となる。また、レジスト組成に高価なポリイミド樹脂や、複雑な高感度組成物や、高分子基材に黒色遮光材を安定に分散させる長い加工工程を必要としないので、安価な感光材料を用いることができる。特に、水溶性のホトレジストを用いた場合は、通常のポジ型ホトレジストに比べても1/10以下の大幅な低コスト化が可能となる。このように、高遮光率でかつ表面反射率が低く、膜厚小の黒色遮光膜からなるブラックマトリクスを有する基板、および基板を含んでなる液晶表示装置、プラズマディスプレイ装置等の表示装置を、低コストでかつ高スループットで提供することができる。

【0085】上記実施例は、対象液晶表示装置をそれぞれカラーSTN液晶表示装置、薄膜トランジスタ液晶表示装置に選定して示したが、本発明のブラックマトリクスは、上記組み合わせに限定されるものではなく、任意の組み合わせが可能である。また、液晶表示装置に限らず、プラズマディスプレイ装置などの他の表示装置にも適用することも可能である。

【0086】以下、図1、図2に示した製造方法により製造されたブラックマトリクスを有する基板を含んでなる液晶表示装置について詳細に説明する。

【0087】《アクティブ・マトリクス液晶表示装置》以下、アクティブ・マトリクス方式のカラー液晶表示装置にこの発明を適用した実施例を説明する。なお、以下説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0088】《マトリクス部の概要》図3はこの発明が適用されるアクティブ・マトリクス方式カラー液晶表示装置の一面素とその周辺を示す平面図、図4は図3の3-3切断線における断面を示す図、図5は図3の4-4切断線における断面図である。

【0089】図3に示すように、各画素は隣接する2本の走査信号線（ゲート信号線または水平信号線）GLと、隣接する2本の映像信号線（ドレイン信号線または垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。各画素は薄膜トランジスタTFT、透明画素電極ITO1および保持容量素子Caddを含む。走査信号線GLは図では左右方向に延在し、上下方向に複数本配置されている。映像信号線DLは上下方向に延在し、左右方向に複数本配置されている。

【0090】図4に示すように、液晶層LCを基準にして下部透明ガラス基板SUB1側には薄膜トランジスタTFTおよび透明画素電極ITO1が形成され、上部透明ガラス基板SUB2側にはカラーフィルタFIL、遮光用ブラックマトリクスパターンBMが形成されている。透明ガラス基板SUB1、SUB2の両面にはディップ処理等によって形成された酸化シリコン膜SiOが設けられている。

【0091】上部透明ガラス基板SUB2の内側（液晶LC側）の表面には、ブラックマトリクスBM、カラーフィルタFIL、保護膜PSV2、共通透明画素電極ITO2（COM）および上部配向膜ORI2が順次積層して設けられている。

【0092】《マトリクス周辺の概要》図6は上下のガラス基板SUB1、SUB2を含む表示パネルPNLのマトリクス（AR）周辺の要部平面を、図7はその周辺部を更に誇張した平面を、図8は図6及び図7のパネル左上角部に対応するシール部SL付近の拡大平面を示す図である。また、図9は図4の断面を中央にして、左側に図8の8a-8a切断線における断面を、右側に映像信号駆動回路が接続されるべき外部接続端子DTM付近の断面を示す図である。同様に図10は、左側に走査回路が接続されるべき外部接続端子GTM付近の断面を、右側に外部接続端子が無いところのシール部付近の断面を示す図である。

【0093】このパネルの製造では、小さいサイズであればスループット向上のため1枚のガラス基板で複数個分のデバイスと同時に加工してから分割し、大きいサイズであれば製造設備の共用のためどの品種でも標準化された大きさのガラス基板を加工してから各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。図6～図8は後者の例を示すもので、図6、図7の両図とも上下基板SUB1、SUB2の切断後を、図8は切断前を表しており、LNは両基板の切断前の縁を、CT1とCT2はそれぞれ基板SUB1、SUB2の切断すべき位置を示す。いずれの場合も、完成状態では外部接続端子群Tg、Td（添字略）が存在する（図で上下辺と左辺の）部分はそれらを露出するように上側基板SUB2の大きさが下側基板SUB1よりも内側に制限されている。端子群Tg、Tdはそれぞれ後述する走査回路接続用端子GTM、映像信号回路接続用端子DTMとそれらの引出配線部を集積回路チップCHIが搭載されたテープキャリアパッケージTCP（図19、図20）の単位に複数本まとめて名付けたものである。各群のマトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれ傾斜している。これは、パッケージTCPの配列ピッチ及び各パッケージTCPにおける接続端子ピッチに表示パネルPNLの端子DTM、GTMを合わせるためである。

【0094】透明ガラス基板SUB1、SUB2の間に

はその縁に沿って、液晶封入口 I N J を除き、液晶 L C を封止するようにシールパターン S L が形成される。シール材は例えばエポキシ樹脂から成る。上部透明ガラス基板 S U B 2 側の共通透明画素電極 I T O 2 は、少なくとも一箇所において、本実施例ではパネルの4角で銀ペースト材 A G P によって下部透明ガラス基板 S U B 1 側に形成されたその引出配線 I N T に接続されている。この引出配線 I N T は後述するゲート端子 G T M、ドレイン端子 D T M と同一製造工程で形成される。

【0095】配向膜 O R I 1、O R I 2、透明画素電極 I T O 1、共通透明画素電極 I T O 2、それぞれの層は、シールパターン S L の内側に形成される。偏光板 P O L 1、P O L 2 はそれぞれ下部透明ガラス基板 S U B 1、上部透明ガラス基板 S U B 2 の外側の表面に形成されている。液晶 L C は液晶分子の向きを設定する下部配向膜 O R I 1 と上部配向膜 O R I 2 との間でシールパターン S L で仕切られた領域に封入されている。下部配向膜 O R I 1 は下部透明ガラス基板 S U B 1 側の保護膜 P S V 1 の上部に形成される。

【0096】この液晶表示装置は、下部透明ガラス基板 S U B 1 側、上部透明ガラス基板 S U B 2 側で別個に種々の層を積み重ね、シールパターン S L を基板 S U B 2 側に形成し、下部透明ガラス基板 S U B 1 と上部透明ガラス基板 S U B 2 とを重ね合わせ、シール材 S L の開口部 I N J から液晶 L C を注入し、注入口 I N J をエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

【0097】《薄膜トランジスタ T F T 》次に、図3、図4に戻り、T F T 基板 S U B 1 側の構成を詳しく説明する。

【0098】薄膜トランジスタ T F T は、ゲート電極 G T に正のバイアスを印加すると、ソースドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗は大きくなるように動作する。

【0099】各画素には複数(2つ)の薄膜トランジスタ T F T 1、T F T 2 が冗長して設けられる。薄膜トランジスタ T F T 1、T F T 2 のそれぞれは、実質的に同一サイズ(チャネル長、チャネル幅が同じ)で構成され、ゲート電極 G T、ゲート絶縁膜 G I、i 型(真性、intrinsic、導電型決定不純物がドーブされていない)非晶質シリコン(S i)からなる i 型半導体層 A S、一対のソース電極 S D 1、ドレイン電極 S D 2 を有す。なお、ソース、ドレインは本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース、ドレインは動作中入れ替わると理解されたい。しかし、以下の説明では、便宜上一方をソース、他方をドレインと固定して表現する。

【0100】《ゲート電極 G T 》ゲート電極 G T は走査信号線 G L から垂直方向に突出する形状で構成されてい

る(T 形状に分岐されている)。ゲート電極 G T は薄膜トランジスタ T F T 1、T F T 2 のそれぞれの能動領域を越えるよう突出している。薄膜トランジスタ T F T 1、T F T 2 のそれぞれのゲート電極 G T は、一体に(共通のゲート電極として)構成されており、走査信号線 G L に連続して形成されている。本例では、ゲート電極 G T は、単層の第2導電膜 g 2 で形成されている。第2導電膜 g 2 としては例えばスパッタで形成されたアルミニウム(A l)膜が用いられ、その上には A l の陽極酸化膜 A O F が設けられている。

【0101】このゲート電極 G T は i 型半導体層 A S を完全に覆うよう(下方からみて)それより大き目に形成され、i 型半導体層 A S に外光やバックライト光が当たらないよう工夫されている。

【0102】《走査信号線 G L 》走査信号線 G L は第2導電膜 g 2 で構成されている。この走査信号線 G L の第2導電膜 g 2 はゲート電極 G T の第2導電膜 g 2 と同一製造工程で形成され、かつ一体に構成されている。また、走査信号線 G L 上にも A l の陽極酸化膜 A O F が設けられている。

【0103】《絶縁膜 G I 》絶縁膜 G I は、薄膜トランジスタ T F T 1、T F T 2 において、ゲート電極 G T と共に半導体層 A S に電界を与えるためのゲート絶縁膜として使用される。絶縁膜 G I はゲート電極 G T および走査信号線 G L の上層に形成されている。絶縁膜 G I としては例えばプラズマ C V D で形成された窒化シリコン膜が選ばれ、1200~2700 Å の厚さに(本実施例では、2000 Å 程度)形成される。ゲート絶縁膜 G I は図8に示すように、マトリクス部 A R の全体を囲むように形成され、周辺部は外部接続端子 D T M、G T M を露出するよう除去されている。絶縁膜 G I は走査信号線 G L と映像信号線 D L の電氣的絶縁にも寄与している。

【0104】《i 型半導体層 A S 》i 型半導体層 A S は、本例では薄膜トランジスタ T F T 1、T F T 2 のそれぞれに独立した島となるよう形成され、非晶質シリコンで、200~2200 Å の厚さに(本実施例では、2000 Å 程度の膜厚)で形成される。層 d 0 はオーミックコンタクト用のリン(P)をドーブした N (+) 型非晶質シリコン半導体層であり、下側に i 型半導体層 A S が存在し、上側に導電層 d 2 (d 3) が存在するところのみに残されている。

【0105】i 型半導体層 A S は走査信号線 G L と映像信号線 D L との交差部(クロスオーバー部)の両者間にも設けられている。この交差部の i 型半導体層 A S は交差部における走査信号線 G L と映像信号線 D L との短絡を低減する。

【0106】《透明画素電極 I T O 1 》透明画素電極 I T O 1 は液晶表示部の画素電極の一方を構成する。

【0107】透明画素電極 I T O 1 は薄膜トランジスタ T F T 1 のソース電極 S D 1 および薄膜トランジスタ

FT2のソース電極SD1の両方に接続されている。このため、薄膜トランジスタTFT1、TFT2のうちの1つに欠陥が発生しても、その欠陥が副作用をもたらす場合はレーザ光等によって適切な箇所を切断し、そうでない場合は他方の薄膜トランジスタが正常に動作しているので放置すれば良い。透明画素電極ITO1は第1導電膜d1によって構成されており、この第1導電膜d1はスパッタリングで形成された透明導電膜 (Indium-Tin-oxide ITO: ネサ膜) からなり、1000~2000 Åの厚さに (本実施例では、1400 Å程度の膜厚) 形成される。

【0108】《ソース電極SD1、ドレイン電極SD2》ソース電極SD1、ドレイン電極SD2のそれぞれは、N(+)型半導体層d0に接触する第2導電膜d2とその上に形成された第3導電膜d3とから構成されている。

【0109】第2導電膜d2はスパッタで形成したクロム (Cr) 膜を用い、500~1000 Åの厚さに (本実施例では、600 Å程度) で形成される。Cr膜は膜厚を厚く形成するとストレスが大きくなるので、200 Å程度の膜厚を越えない範囲で形成する。Cr膜はN(+)型半導体層d0との接着性を良好にし、第3導電膜d3のAlがN(+)型半導体層d0に拡散することを防止する (いわゆるバリア層の) 目的で使用される。第2導電膜d2として、Cr膜の他に高融点金属 (Mo、Ti、Ta、W) 膜、高融点金属シリサイド (MoSi₂、TiSi₂、TaSi₂、WSi₂) 膜を用いてもよい。

【0110】第3導電膜d3はAlのスパッタリングで3000~5000 Åの厚さに (本実施例では、4000 Å程度) 形成される。Al膜はCr膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極SD1、ドレイン電極SD2および映像信号線DLの抵抗値を低減したり、ゲート電極GTやi型半導体層ASに起因する段差乗り越えを確実にする (ステップカバーレッジを良くする) 働きがある。

【0111】第2導電膜d2、第3導電膜d3を同じマスクパターンでパターンニングした後、同じマスクを用いて、あるいは第2導電膜d2、第3導電膜d3をマスクとして、N(+)型半導体層d0が除去される。つまり、i型半導体層AS上に残っていたN(+)型半導体層d0は第2導電膜d2、第3導電膜d3以外の部分がセルフアラインで除去される。このとき、N(+)型半導体層d0はその厚さ分は全て除去されるようエッチングされるので、i型半導体層ASも若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0112】《映像信号線DL》映像信号線DLはソース電極SD1、ドレイン電極SD2と同層の第2導電膜d2、第3導電膜d3で構成されている。

【0113】《保護膜PSV1》薄膜トランジスタTFTおよび透明画素電極ITO1上には保護膜PSV1が設けられている。保護膜PSV1は主に薄膜トランジスタTFTを湿気等から保護するために形成されており、透明性が高くしかも耐湿性の良いものを使用する。保護膜PSV1はたとえばプラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1 μm程度の膜厚で形成する。

【0114】保護膜PSV1は図8に示すように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去され、また上基板側SUB2の共通電極COMを下側基板SUB1の外部接続端子接続用引出配線INTに銀ペーストAGPで接続する部分も除去されている。保護膜PSV1とゲート絶縁膜GIの厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンスgmを薄くされる。従って図8に示すように、保護効果の高い保護膜PSV1は周辺部もできるだけ広い範囲に亘って保護するようゲート絶縁膜GIよりも大きく形成されている。

【0115】《ブラックマトリクスBM》上部透明ガラス基板SUB2側には、外部光又はバックライト光がi型半導体層ASに入射しないようブラックマトリクスBMが設けられている。図3に示すブラックマトリクスBMの閉じた多角形の輪郭線は、その内側がブラックマトリクスBMが形成されない開口を示している。ブラックマトリクスBMは図1、図2で詳細に述べたように、光に対する遮蔽性が高く、かつ表面反射率が低く、膜厚小の黒鉛微粒子を含有した遮光膜で形成されており、本実施例では0.5 μm程度の厚さに形成されている。

【0116】従って、薄膜トランジスタTFT1、TFT2のi型半導体層ASは上下にあるブラックマトリクスBMおよび大き目のゲート電極GTによってサンドイッチにされ、外部の自然光やバックライト光が当たらなくなる。ブラックマトリクスBMは各画素の周囲に格子状に形成され、この格子で1画素の有効表示領域が仕切られている。従って、各画素の輪郭がブラックマトリクスBMによってはっきりとし、コントラストが向上する。つまり、ブラックマトリクスBMはi型半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

【0117】透明画素電極ITO1のラビング方向の根本側のエッジ部分 (図3右下部分) もブラックマトリクスBMによって遮光されているので、上記部分にドメインが発生したとしても、ドメインが見えないので、表示特性が劣化することはない。

【0118】ブラックマトリクスBMは図7に示すように周辺部にも縁状に形成され、そのパターンはドット状に複数の開口を設けた図3に示すマトリクス部のパターンと連続して形成されている。周辺部のブラックマト

リクスBMは図7～図10に示すように、シール部SLの外側に延長され、パソコン等の実装機に起因する反射光等の漏れ光がマトリクス部に入り込むのを防いでいる。他方、このブラックマトリクスBMは基板SUB2の縁よりも約0.3～1.0mm程内側に留められ、基板SUB2の切断領域を避けて形成されている。

【0119】《カラーフィルタFIL》カラーフィルタFILは画素に対向する位置に赤、緑、青の繰り返しでストライプ状に形成される。カラーフィルタFILは透明画素電極ITO1の全てを覆うように大き目に形成され、ブラックマトリクスBMはカラーフィルタFILおよび透明画素電極ITO1のエッジ部分と重なるよう透明画素電極ITO1の周縁部より内側に形成されている。

【0120】カラーフィルタFILは次のように形成することができる。まず、上部透明ガラス基板SUB2の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタRを形成する。つぎに、同様な工程を施すことによって、緑色フィルタG、青色フィルタBを順次形成する。

【0121】《保護膜PSV2》保護膜PSV2はカラーフィルタFILの染料が液晶LCに漏れることを防止するために設けられている。保護膜PSV2はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【0122】《共通透明画素電極ITO2》共通透明画素電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向し、液晶LCの光学的な状態は各画素電極ITO1と共通透明画素電極ITO2との間の電位差（電界）に依存して変化する。この共通透明画素電極ITO2にはコモン電圧Vcomが印加されるように構成されている。本実施例では、コモン電圧Vcomは映像信号線DLに印加される最小レベルの駆動電圧Vdminと最大レベルの駆動電圧Vdmaxとの中間直流電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すれば良い。なお、共通透明画素電極ITO2の平面形状は図7、図8を参照されたい。

【0123】《保持容量素子Caddの構造》透明画素電極ITO1は、薄膜トランジスタTFTと接続される端部と反対側の端部において、隣りの走査信号線GLと重なるように形成されている。この重ね合わせは、図5からも明らかなように、透明画素電極ITO1を一方の電極PL2とし、隣りの走査信号線GLを他方の電極PL1とする保持容量素子（静電容量素子）Caddを構成する。この保持容量素子Caddの誘電体膜は、薄膜トランジスタTFTのゲート絶縁膜として使用される絶縁膜G

Iおよび陽極酸化膜AOFで構成されている。

【0124】保持容量素子Caddは走査信号線GLの第2導電膜g2の幅を広げた部分に形成されている。なお、映像信号線DLと交差する部分の第2導電膜g2は映像信号線DLとの短絡の確率を小さくするため細くされている。

【0125】保持容量素子Caddの電極PL1の段差部において透明画素電極ITO1が断線しても、その段差をまたがるように形成された第2導電膜d2および第3導電膜d3で構成された島領域によってその不良は補償される。

【0126】《ゲート端子部》図11は表示マトリクスの走査信号線GLからその外部接続端子GTMまでの接続構造を示す図であり、(A)は平面であり(B)は(A)のB-B切断線における断面を示している。なお、同図は図8下方付近に対応し、斜め配線の部分は便宜状一直線状で表した。

【0127】AOは写真処理用のマスクパターン、言い換えれば選択的陽極酸化のホトレジストパターンである。従って、このホトレジストは陽極酸化後除去され、図に示すパターンAOは完成品としては残らないが、ゲート配線GLには断面図に示すように酸化膜AOFが選択的に形成されるのでその軌跡が残る。平面図において、ホトレジストの境界線AOを基準にして左側はレジストで覆い陽極酸化をしない領域、右側はレジストから露出され陽極酸化される領域である。陽極酸化されたAL層g2は表面にその酸化物 Al_2O_3 膜AOFが形成され下方の導電部は体積が減少する。勿論、陽極酸化はその導電部が残るように適切な時間、電圧などを設定して行われる。マスクパターンAOは走査線GLに単一の直線では交差せず、クランク状に折れ曲がって交差させている。

【0128】図中AL層g2は、判り易くするためハッチを施してあるが、陽極化されない領域は櫛状にパターンニングされている。これは、A1層の幅が広いと表面にホイスカが発生するので、1本1本の幅は狭くし、それらを複数本並列に束ねた構成とすることにより、ホイスカの発生を防ぎつつ、断線の確率や導電率の犠牲を最低限に押さえる狙いである。従って、本例では櫛の根本に相当する部分もマスクAOに沿ってずらしている。

【0129】ゲート端子GTMは酸化珪素SiO層と接着性が良くA1等よりも耐電蝕性の高いCr層g1と、更にその表面を保護し画素電極ITO1と同レベル（同層、同時形成）の透明導電層d1とで構成されている。なお、ゲート絶縁膜GI上及びその側面部に形成された導電層d2及びd3は、導電層d3やd2のエッチング時ピンホール等が原因で導電層g2やg1と一緒にエッチングされないようその領域をホトレジストで覆っていた結果として残っているものである。又、ゲート絶縁膜GIを乗り越えて右方向に延長されたITO層d1は同

様な対策を更に万全とさせたものである。

【0130】平面図において、ゲート絶縁膜GIはその境界線よりも右側に、保護膜PSV1もその境界線よりも右側に形成されており、左端に位置する端子部GTMはそれらから露出し外部回路との電氣的接触ができるようになっている。図では、ゲート線GLとゲート端子の一つの対のみが示されているが、実際はこのような対が図8に示すように上下に複数本並べられ端子群Tg（図7、図8）が構成され、ゲート端子の左端は、製造過程では、基板の切断領域CT1を越えて延長され配線SHgによって短絡される。製造過程におけるこのような短絡線SHgは陽極化成時の給電と、配向膜OR11のラビング時等の静電破壊防止に役立つ。

【0131】《ドレイン端子DTM》図12は映像信号線DLからその外部接続端子DTMまでの接続を示す図であり、(A)はその平面を示し、(B)は(A)のB-B切断線における断面を示す。なお、同図は図8右上付近に対応し、図面の向きは便宜上変えてあるが右端方向が基板SUB1の上端部（又は下端部）に該当する。

【0132】TSTdは検査端子でありここには外部回路は接続されないが、プローブ針等を接触できるよう配線部より幅が広がられている。同様に、ドレイン端子DTMも外部回路との接続ができるよう配線部より幅が広がられている。検査端子TSTdと外部接続ドレイン端子DTMは上下方向に千鳥状に複数交互に配列され、検査端子TSTdは図に示すとおり基板SUB1の端部に到達することなく終端しているが、ドレイン端子DTMは、図8に示すように端子群Td（添字省略）を構成し基板SUB1の切断線CT1を越えて更に延長され、製造過程では静電破壊防止のためその全てが互いに配線SHdによって短絡される。検査端子TSTdが存在する映像信号線DLのマトリクスを挟んで反対側にはドレイン接続端子が接続され、逆にドレイン接続端子DTMが存在する映像信号線DLのマトリクスを挟んで反対側には検査端子が接続される。

【0133】ドレイン接続端子DTMは前述したゲート端子GTMと同様な理由でCr層g1及びITO層d1の2層で形成されており、ゲート絶縁膜GIを除去した部分で映像信号線DLと接続されている。ゲート絶縁膜GIの端部上に形成された半導体層ASはゲート絶縁膜GIの縁をテーパ状にエッチングするためのものである。端子DTM上では外部回路との接続を行うため保護膜PSV1は勿論のこと取り除かれている。AOは前述した陽極酸化マスクでありその境界線はマトリクス全体を大きく囲むように形成され、図ではその境界線から左側がマスクで覆われるが、この図で覆われない部分には層g2が存在しないのでこのパターンは直接は関係しない。

【0134】マトリクス部からドレイン端子部DTMまでの引出配線は図9の(C)部にも示されるように、ド

レイン端子部DTMと同じレベルの層d1、g1のすぐ上に映像信号線DLと同じレベルの層d2、d3がシールパターンSLの途中まで積層された構造になっているが、これは断線の確率を最小限に抑え、電触し易いA1層d3を保護膜PSV1やシールパターンSLでできるだけ保護する狙いである。

【0135】《表示装置全体等価回路》表示マトリクス部の等価回路とその周辺回路の結線図を図13に示す。同図は回路図ではあるが、実際の幾何学的配置に対応して描かれている。ARは複数の画素を二次元状に配列したマトリクス・アレイである。

【0136】図中、Xは映像信号線DLを意味し、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。Yは走査信号線GLを意味し、添字1、2、3、…、endは走査タイミングの順序に従って付加されている。

【0137】映像信号線X（添字省略）は交互に上側（または奇数）映像信号駆動回路He、下側（または偶数）映像信号駆動回路Hoに接続されている。

【0138】走査信号線Y（添字省略）は垂直走査回路Vに接続されている。

【0139】SUPは1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト（上位演算処理装置）からのCRT（陰極線管）用の情報をTF T液晶表示装置用の情報に交換する回路を含む回路である。

【0140】《保持容量素子Caddの働き》保持容量素子Caddは、薄膜トランジスタTF Tがスイッチングするとき、中点電位（画素電極電位）Vlcに対するゲート電位変化 ΔVg の影響を低減するように働く。この様子を式で表すと、次のようになる。

【0141】

$$\Delta Vlc = \{Cgs / (Cgs + Cadd + Cpix)\} \times \Delta Vg$$

ここで、Cgsは薄膜トランジスタTF Tのゲート電極GTとソース電極SD1との間に形成される寄生容量、Cpixは透明画素電極ITO1（PIX）と共通透明画素電極ITO2（COM）との間に形成される容量、 ΔVlc は ΔVg による画素電極電位の変化分を表わす。この変化分 ΔVlc は液晶LCに加わる直流成分の原因となるが、保持容量Caddを大きくすればする程、その値を小さくすることができる。また、保持容量素子Caddは放電時間を長くする作用もあり、薄膜トランジスタTF Tがオフした後の映像情報を長く蓄積する。液晶LCに印加される直流成分の低減は、液晶LCの寿命を向上し、液晶表示画面の切り替え時に前の画像が残るいわゆる焼き付きを低減することができる。

【0142】前述したように、ゲート電極GTはi型半導体層ASを完全に覆うよう大きくされている分、ソース電極SD1、ドレイン電極SD2とのオーバーラップ面積が増え、従って寄生容量Cgsが大きくなり、中点電位

10

20

30

40

50

Vlcはゲート（走査）信号Vgの影響を受け易くなるという逆効果が生じる。しかし、保持容量素子Caddを設けることによりこのデメリットも解消することができる。

【0143】保持容量素子Caddの保持容量は、画素の書込特性から、液晶容量Cpixに対して4～8倍（ $4 \cdot C_{pix} < C_{add} < 8 \cdot C_{pix}$ ）、寄生容量Cgsに対して8～32倍（ $8 \cdot C_{gs} < C_{add} < 32 \cdot C_{gs}$ ）程度の値に設定する。

【0144】保持容量電極線としてのみ使用される初段の走査信号線GL（Y₀）は共通透明画素電極ITO2（Vcom）と同じ電位にする。図8の例では、初段の走査信号線は端子GT0、引出線INT、端子DT0及び外部配線を通じて共通電極COMに短絡される。或いは、初段の保持容量電極線Y₀は最終段の走査信号線Y_{nd}に接続、Vcom以外の直流電位点（交流接地点）に接続するかまたは垂直走査回路Vから1つ余分に走査パルスY₀を受けるように接続してもよい。

【0145】《製造方法》つぎに、上述した液晶表示装置の基板SUB1側の製造方法について図14～図16を参照して説明する。なお同図において、中央の文字は工程名の略称であり、左側は図4に示す画素部分、右側は図11に示すゲート端子付近の断面形状でみた加工の流れを示す。工程Dを除き工程A～工程Iは各写真処理に対応して分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトレジストを除去した段階を示している。なお、写真処理とは本説明ではフォトレジストの塗布からマスクを使用した選択露光を経てそれを現像するまでの一連の作業を示すものとし、繰返し説明は避ける。以下分けした工程に従って、説明する。

【0146】工程A、図14

7059ガラス（商品名）からなる下部透明ガラス基板SUB1の両面に酸化シリコン膜SIOをディップ処理により設けたのち、500℃、60分間のベークを行なう。下部透明ガラス基板SUB1上に膜厚が1100Åのクロムからなる第1導電膜g1をスパッタリングにより設け、写真処理後、エッチング液として硝酸第2セリウムアンモニウム溶液で第1導電膜g1を選択的にエッチングする。それによって、ゲート端子GTM、ドレイン端子DTM、ゲート端子GTMを接続する陽極酸化バスラインSHg、ドレイン端子DTMを短絡するバスラインSHd、陽極酸化バスラインSHgに接続された陽極酸化パッド（図示せず）を形成する。

【0147】工程B、図14

膜厚が2800ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第2導電膜g2をスパッタリングにより設ける。写真処理後、リン酸と硝酸と氷酢酸との混酸液で第2導電膜g2を選択的にエッチングする。

【0148】工程C、図14

写真処理後（前述した陽極酸化マスクAO形成後）、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に希釈した液からなる陽極酸化液中に基板SUB1を浸漬し、化成電流密度が0.5mA/cm²になるように調整する（定電流化成）。次に所定のAl₂O₃膜厚が得られるのに必要な化成電圧125Vに達するまで陽極酸化を行う。その後この状態で数10分保持することが望ましい（定電圧化成）。これは均一なAl₂O₃膜を得る上で大事なことである。それによって、導電膜g2を陽極酸化され、走査信号線GL、ゲート電極GTおよび電極PL1上に膜厚が1800Åの陽極酸化膜AOFが形成される。

【0149】工程D、図15

プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2000Åの窒化Si膜を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000Åのi型非晶質Si膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が300ÅのN(+)型非晶質Si膜を設ける。

【0150】工程E、図15

写真処理後、ドライエッチングガスとしてSF₆、CCl₄を使用してN(+)型非晶質Si膜、i型非晶質Si膜を選択的にエッチングすることにより、i型半導体層ASの島を形成する。

【0151】工程F、図15

写真処理後、ドライエッチングガスとしてSF₆を使用して、窒化Si膜を選択的にエッチングする。

【0152】工程G、図16

膜厚が1400ÅのITO膜からなる第1導電膜d1をスパッタリングにより設ける。写真処理後、エッチング液として塩酸と硝酸との混酸液で第1導電膜d1を選択的にエッチングすることにより、ゲート端子GTM、ドレイン端子DTMの最上層および透明画素電極ITO1を形成する。

【0153】工程H、図16

膜厚が600ÅのCrからなる第2導電膜d2をスパッタリングにより設け、さらに膜厚が4000ÅのAl-Pd、Al-Si、Al-Si-Ti、Al-Si-Cu等からなる第3導電膜d3をスパッタリングにより設ける。写真処理後、第3導電膜d3を工程Bと同様な液でエッチングし、第2導電膜d2を工程Aと同様な液でエッチングし、映像信号線DL、ソース電極SD1、ドレイン電極SD2を形成する。つぎに、ドライエッチング装置にCCl₄、SF₆を導入して、N(+)型非晶質Si膜をエッチングすることにより、ソースとドレイン間のN(+)型半導体層d0を選択的に除去する。

【0154】工程I、図16

プラズマCVD装置にアンモニアガス、シランガス、窒

素ガスを導入して、膜厚が1 μ mの窒化Si膜を設ける。写真処理後、ドライエッチングガスとしてSF₆を使用した写真蝕刻技術で窒化Si膜を選択的にエッチングすることによって、保護膜PSV1を形成する。

【0155】《液晶表示モジュールの全体構成》図17は、液晶表示モジュールMDLの各構成部品を示す分解斜視図である。

【0156】SHDは金属板から成る枠状のシールドケース（メタルフレーム）、LCWその表示窓、PNLは液晶表示パネル、SPBは光拡散板、MFRは中間フレーム、BLはバックライト、BLSはバックライト支持体、LCAは下側ケースであり、図に示すような上下の配置関係で各部材が積み重ねられてモジュールMDLが組み立てられる。

【0157】モジュールMDLは、シールドケースSHDに設けられた爪CLとフックFKによって全体が固定されるようになっている。

【0158】中間フレームMFRは表示窓LCWに対応する開口が設けられるように枠状に形成され、その枠部分には拡散板SPB、バックライト支持体BLS並びに各種回路部品の形状や厚みに応じた凹凸や、放熱用の開口が設けられている。

【0159】下側ケースLCAはバックライト光の反射体も兼ねており、効率のよい反射ができるよう、蛍光管BLに対応して反射山RMが形成されている。

【0160】《表示パネルPNLと駆動回路基板PCB1》図18は、図6等に示した表示パネルPNLに映像信号駆動回路He、Hoと垂直走査回路Vを接続した状態を示す上面図である。

【0161】CHIは表示パネルPNLを駆動させる駆動ICチップ（下側の3個は垂直走査回路側の駆動ICチップ、左右の6個ずつは映像信号駆動回路側の駆動ICチップ）である。TCPは図19、図20で後述するように駆動用ICチップCHIがテープ・オートメティド・ボンディング法（TAB）により実装されたテープキャリアパッケージ、PCB1は上記TCPやコンデンサCDS等が実装された駆動回路基板で、3つに分割されている。FGPはフレームグランドパッドであり、シールドケースSHDに切り込んで設けられたバネ状の破片FGが半田付けされる。FCは下側の駆動回路基板PCB1と左側の駆動回路基板PCB1、および下側の駆動回路基板PCB1と右側の駆動回路基板PCB1とを電気的に接続するフラットケーブルである。フラットケーブルFCとしては図に示すように、複数のリード線（りん青銅の素材にSn鍍金を施したもの）をストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

【0162】《TCPの接続構造》図19は走査信号駆動回路Vや映像信号駆動回路He、Hoを構成する、集積回路チップCHIがフレキシブル配線基板に搭載され

たテープキャリアパッケージTCPの断面構造を示す図であり、図20はそれを液晶表示パネルの、本例では映像信号回路用端子DTMに接続した状態を示す要部断面図である。

【0163】同図において、TTBは集積回路CHIの入力端子・配線部であり、TTMは集積回路CHIの出力端子・配線部であり、例えばCuから成り、それぞれの内側の先端部（通称インナーリード）には集積回路CHIのボンディングパッドPADがいわゆるフェースダウンボンディング法により接続される。端子TTB、TTMの外側の先端部（通称アウターリード）はそれぞれ半導体集積回路チップCHIの入力及び出力に対応し、半田付け等によりCRT/TFT変換回路・電源回路SUPに、異方性導電膜ACFによって液晶表示パネルPNLに接続される。パッケージTCPは、その先端部がパネルPNL側の接続端子DTMを露出した保護膜PSV1を覆うようにパネルに接続されており、従って、外部接続端子DTM（GTM）は保護膜PSV1がパッケージTCPの少なくとも一方で覆われるので電触に対して強くなる。

【0164】BF1はポリイミド等からなるベースフィルムであり、SRSは半田付けの際半田が余計なところへつかないようにマスクするためのソルダレジスト膜である。シールパターンSLの外側の上下ガラス基板の隙間は洗浄後エポキシ樹脂EPX等により保護され、パッケージTCPと上側基板SUB2の間には更にシリコン樹脂SILが充填され保護が多重化されている。

【0165】《駆動回路基板PCB2》中間フレームMFRに保持・収納される液晶表示部LCDの駆動回路基板PCB2は、図21に示すように、L字形をしており、IC、コンデンサ、抵抗等の電子部品が搭載されている。この駆動回路基板PCB2には、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路や、ホスト（上位演算処理装置）からのCRT（陰極線管）用の情報をTFT液晶表示装置用の情報に変換する回路を含む回路SUPが搭載されている。CJは外部と接続される図示しないコネクタが接続されるコネクタ接続部である。駆動回路基板PCB2とインバータ回路基板PCB3とはバックライトケーブルにより中間フレームMFRに設けたコネクタ穴を介して電気的に接続される。

【0166】駆動回路基板PCB1と駆動回路基板PCB2とは折り曲げ可能なフラットケーブルFCにより電気的に接続されている。組立て時、駆動回路基板PCB2は、フラットケーブルFCを180°折り曲げることで駆動回路基板PCB1の裏側に重ねられ、中間フレームMFRの所定の凹部に嵌合される。

【0167】以上、本発明者によってなされた発明を、実施例に基づき具体的に説明したが、この発明は、前記実施例に限定されるものではなく、その要旨を逸脱しな

い範囲において種々変更可能であることは勿論である。
例えば、図3～図21に示した上記実施例では、アクティブ・マトリクス方式のカラー液晶表示装置を例に挙げて説明したが、単純マトリクス方式の液晶表示装置やモノクロの液晶表示装置、あるいはプラズマディスプレイ装置等の表示装置にも適用可能である。

【0168】

【発明の効果】以上説明したように、本発明によれば、高遮光率でかつ表面反射率が低く、膜厚小の黒色遮光膜からなるブラックマトリクスを有する基板、および基板
10 を含んでなる液晶表示装置、プラズマディスプレイ装置等の表示装置を、低コストでかつ高スループットで提供することができる。

【図面の簡単な説明】

【図1】(A)～(H)は、本発明のブラックマトリクスを有する基板の製造方法の第1の実施例を示す工程断面図である。

【図2】(A)～(H)は、本発明のブラックマトリクスを有する基板の製造方法の第2の実施例を示す工程断面図である。

【図3】この発明が適用されるアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の一画素とその周辺を示す要部平面図である。

【図4】図3の3-3切断線における1画素とその周辺を示す断面図である。

【図5】図3の4-4切断線における付加容量Caddの断面図である。

【図6】表示パネルのマトリクス周辺部の構成を説明するための平面図である。

【図7】図6の周辺部をやや誇張し更に具体的に説明するためのパネル平面図である。

【図8】上下基板の電気的接続部を含む表示パネルの角部の拡大平面図である。

【図9】マトリクスの画素部を中央に、両側にパネル角付近と映像信号端子部付近を示す断面図である。

【図10】左側に走査信号端子、右側に外部接続端子の無いパネル縁部分を示す断面図である。

【図11】ゲート端子GTMとゲート配線GLの接続部近辺を示す平面と断面の図である。

【図12】ドレイン端子DTMと映像信号線DLとの接続部付近を示す平面と断面の図である。

【図13】アクティブ・マトリクス方式のカラー液晶表示装置のマトリクス部とその周辺を含む回路図である。

【図14】基板SUB1側の工程A～Cの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図15】基板SUB1側の工程D～Fの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図16】基板SUB1側の工程G～Iの製造工程を示す画素部とゲート端子部の断面図のフローチャートである。

【図17】液晶表示モジュールの分解斜視図である。

【図18】液晶表示パネルに周辺の駆動回路を実装した状態を示す上面図である。

【図19】駆動回路を構成する集積回路チップCHIがフレキシブル配線基板上に搭載されたテープキャリアパッケージTCPの断面構造を示す図である。

【図20】テープキャリアパッケージTCPを液晶表示パネルPNLの映像信号回路用端子DTMに接続した状態を示す要部断面図である。

【図21】周辺駆動回路基板PCB1（上面が見える）と電源回路回路基板PCB2（下面が見える）との接続状態を示す上面図である。

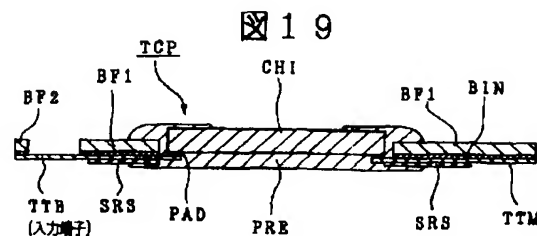
【図22】(A)～(H)は、従来のブラックマトリクスを有する基板の製造方法の第1の例を示す工程断面図である。

【図23】(A)～(D)は、従来のブラックマトリクスを有する基板の製造方法の第2の例を示す工程断面図である。

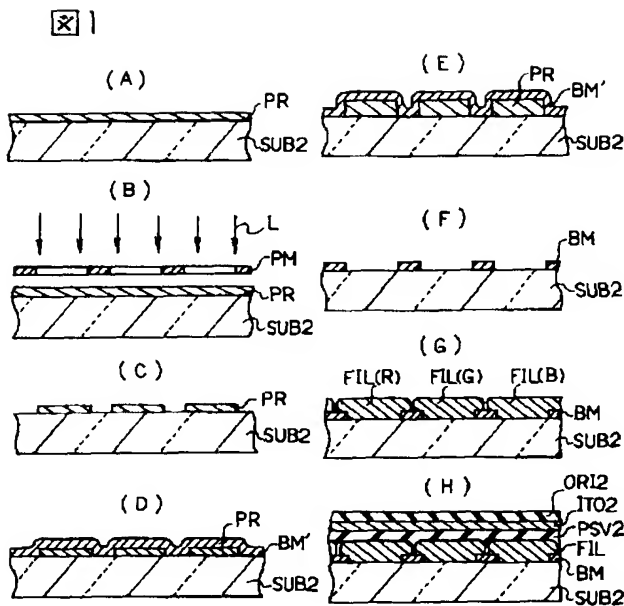
【符号の説明】

SUB2…透明ガラス基板、PR…ホトレジスト膜、PM…ホトマスク、L…光、BM'…黒色遮光膜、BM…ブラックマトリクス、FIL(R)、(G)、(B)…カラーフィルタ、PSV2…保護膜、ITO2…透明画素電極、ORI2…配向膜。

【図19】



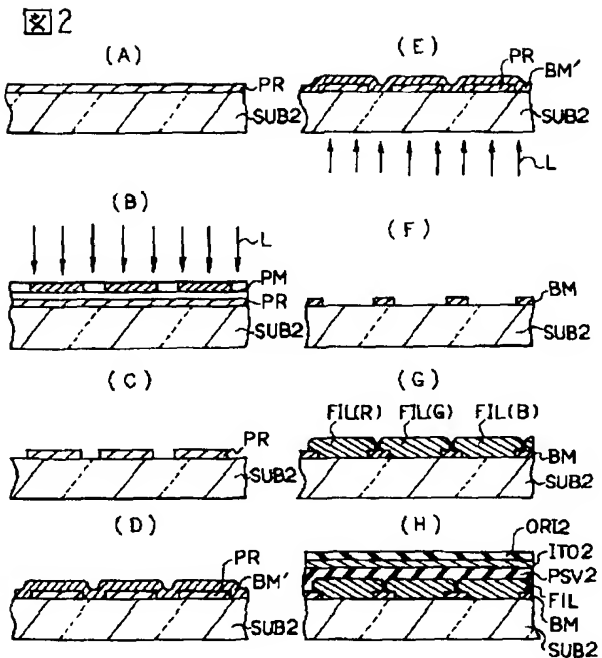
【図1】



SUB2...透明ガラス基板
PM...ホトマスク
BM'...黒色遮光膜
FIL(R)、(G)、(B)...カラーフィルタ
PSV2...保護膜
ORI2...配向膜

PR...ネガ型ホトレジスト膜
L...光
BM...ブラックマトリクス
IT02...透明画素電極

【図2】

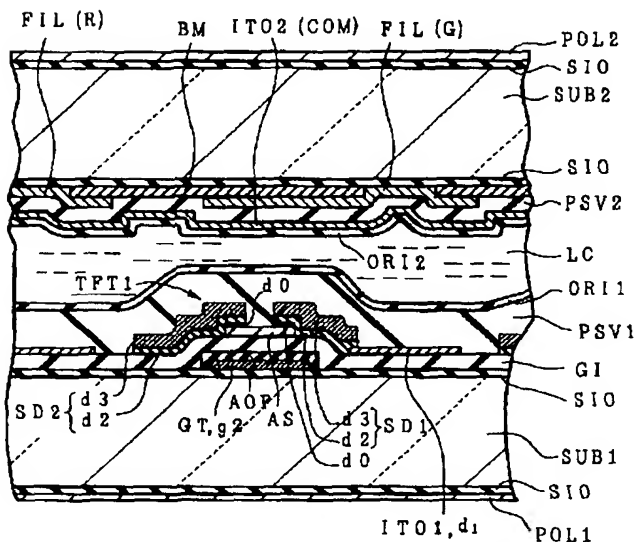


SUB2...透明ガラス基板
PM...ホトマスク
BM'...黒色遮光膜
FIL(R)、(G)、(B)...カラーフィルタ
PSV2...保護膜
ORI2...配向膜

PR...ポジ型ホトレジスト膜
L...光
BM...ブラックマトリクス
IT02...透明画素電極

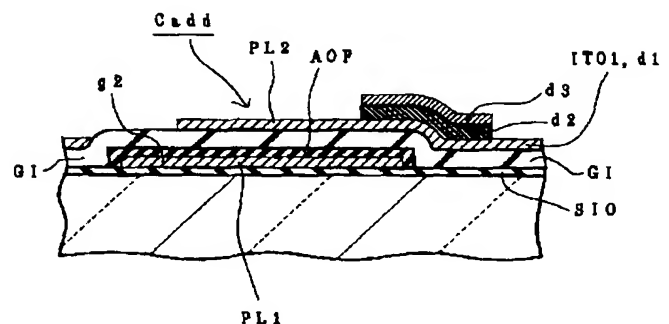
【図4】

図4

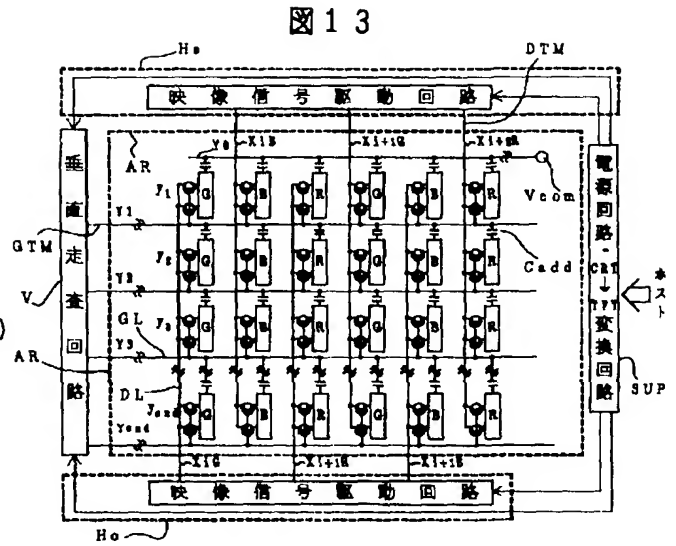


【図5】

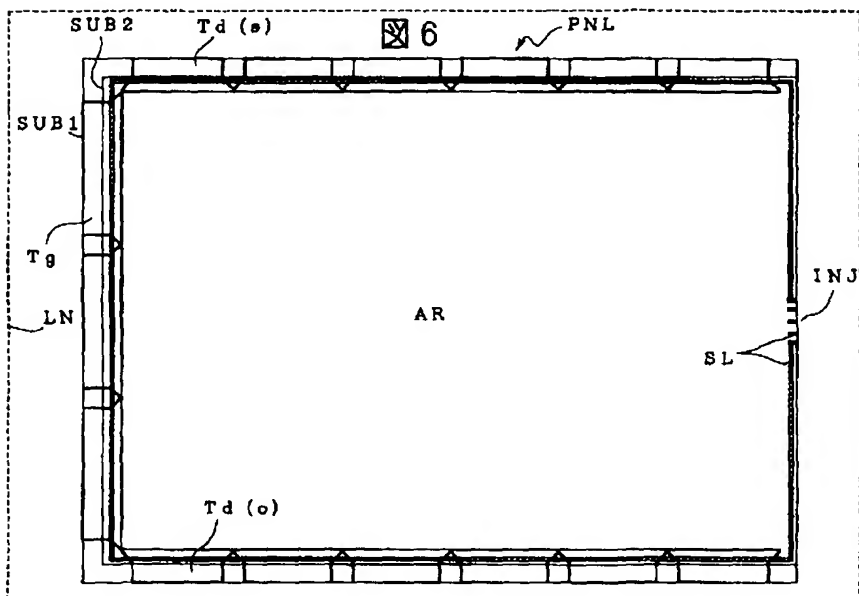
図5



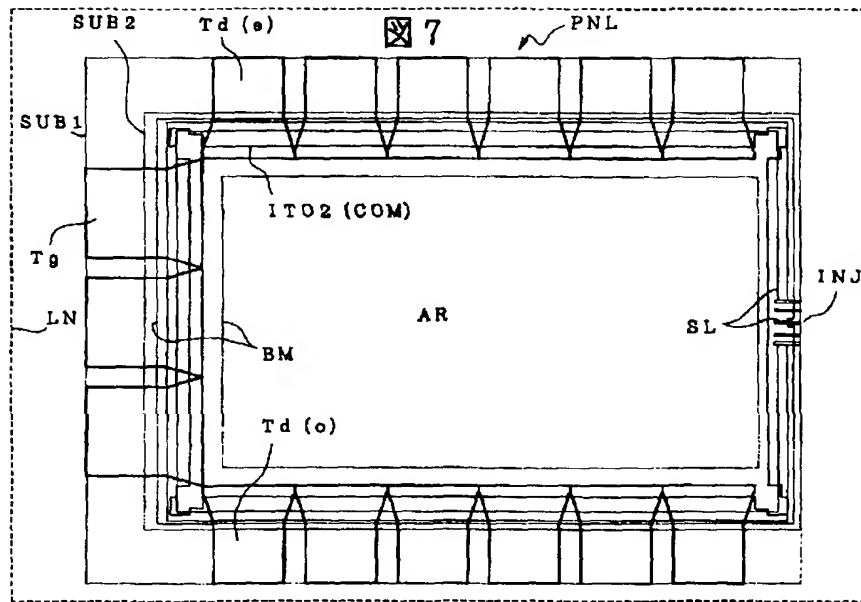
【图 1 3】



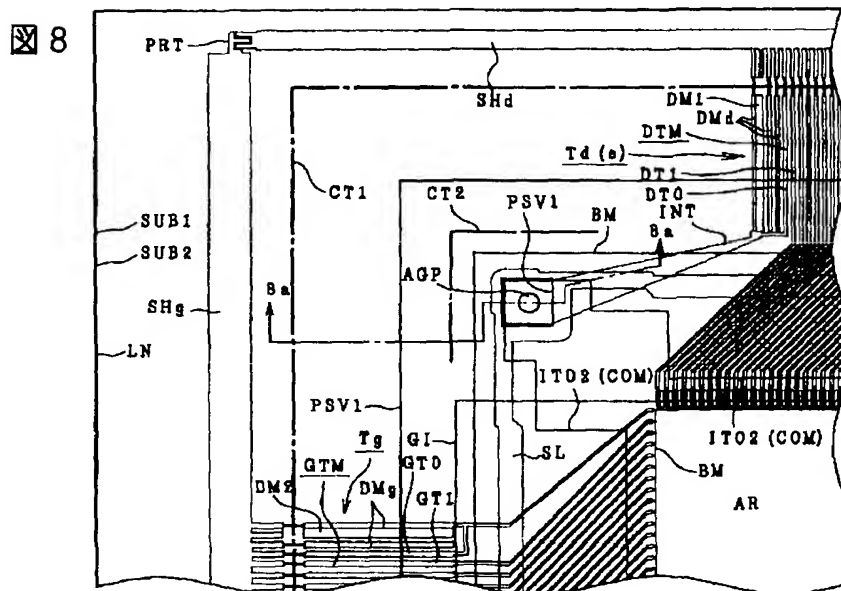
【図 6】



【図7】

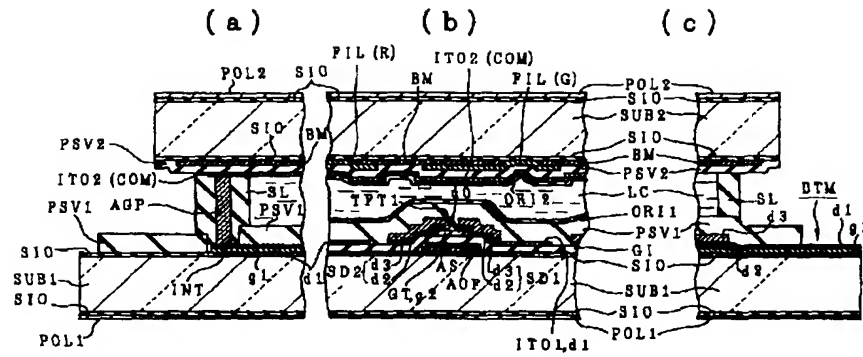


【図8】



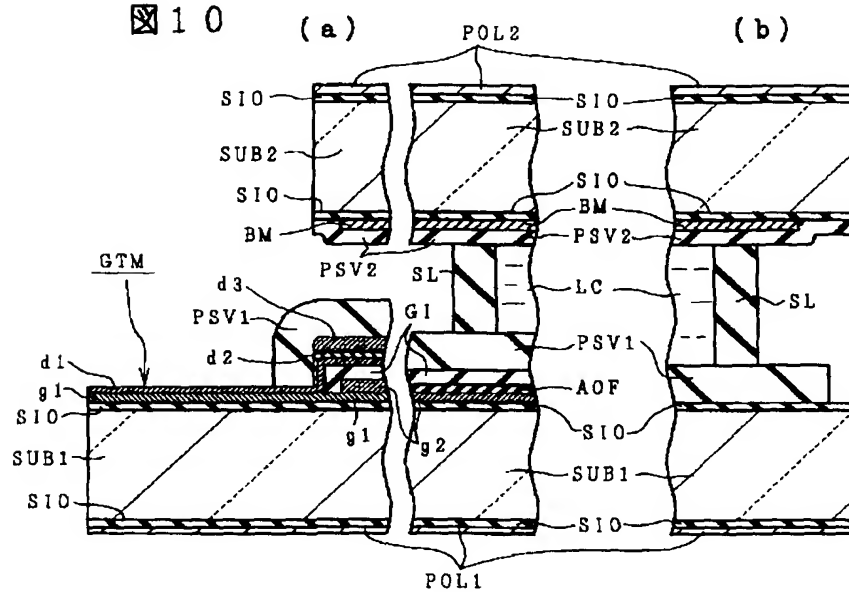
【図9】

図9



【図10】

図10



11

(A)

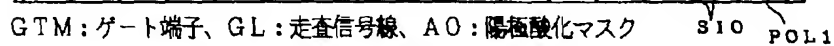
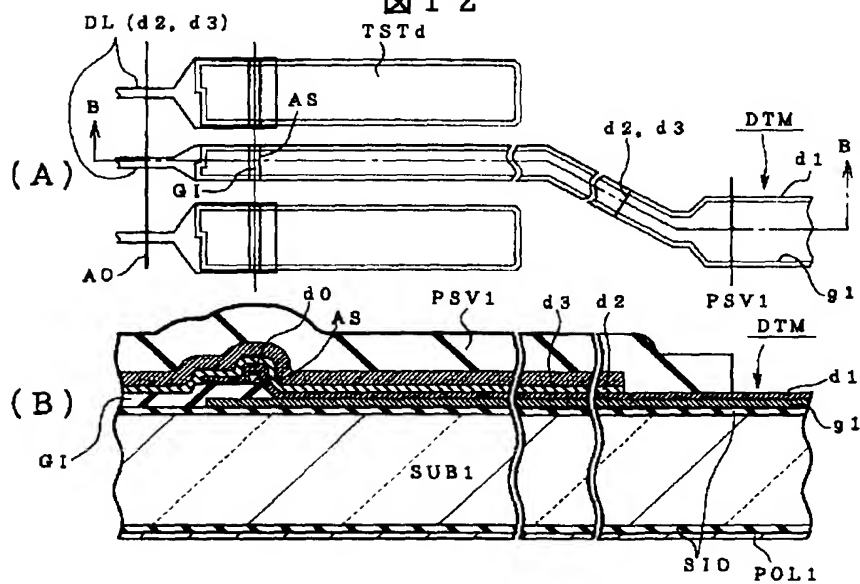
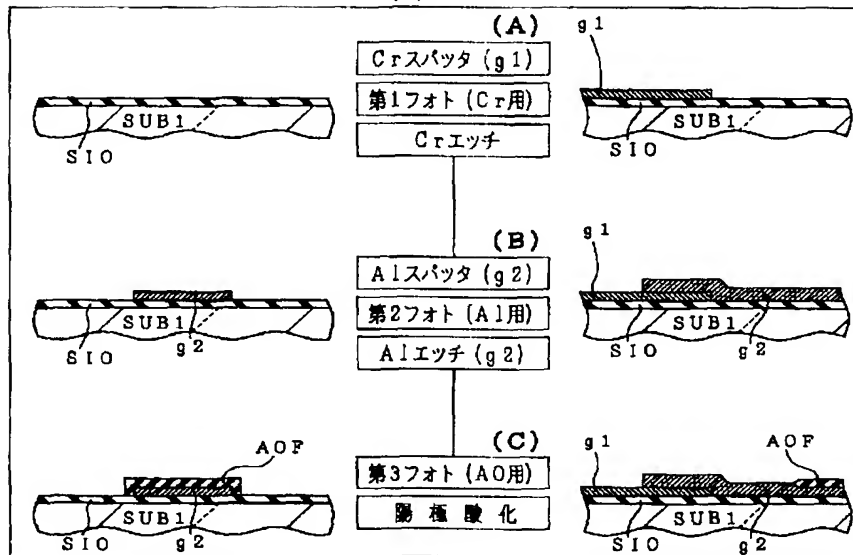


图 12



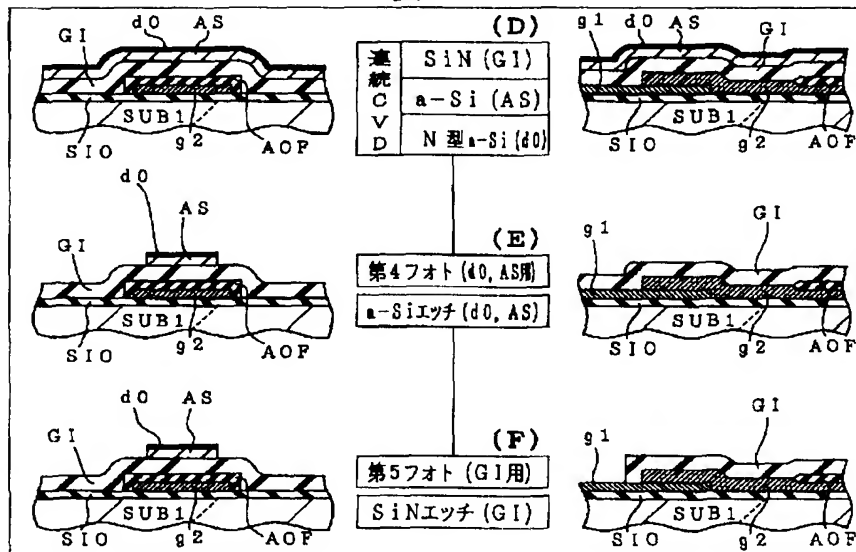
【図14】

図14



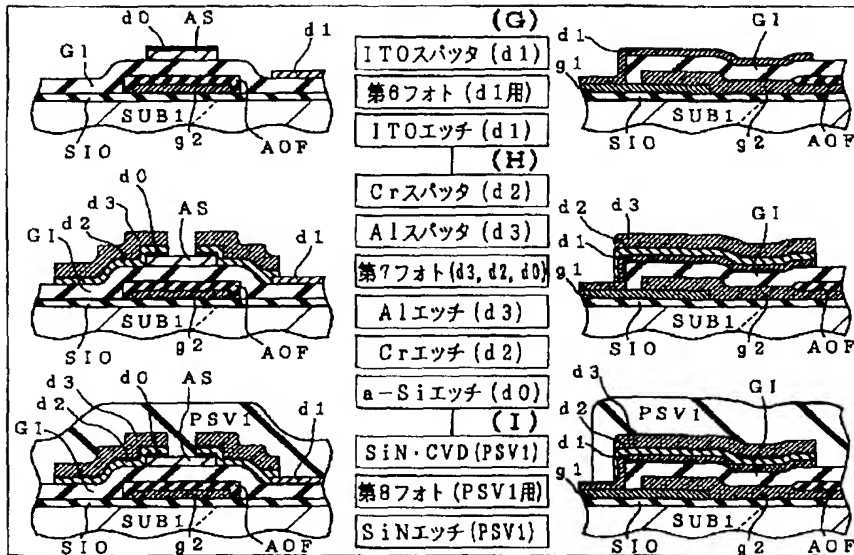
【図15】

図15

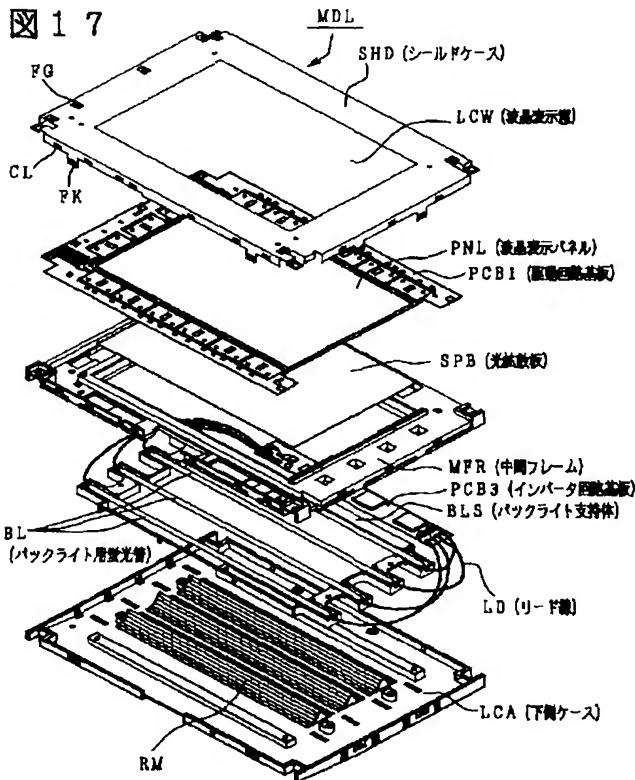


【図16】

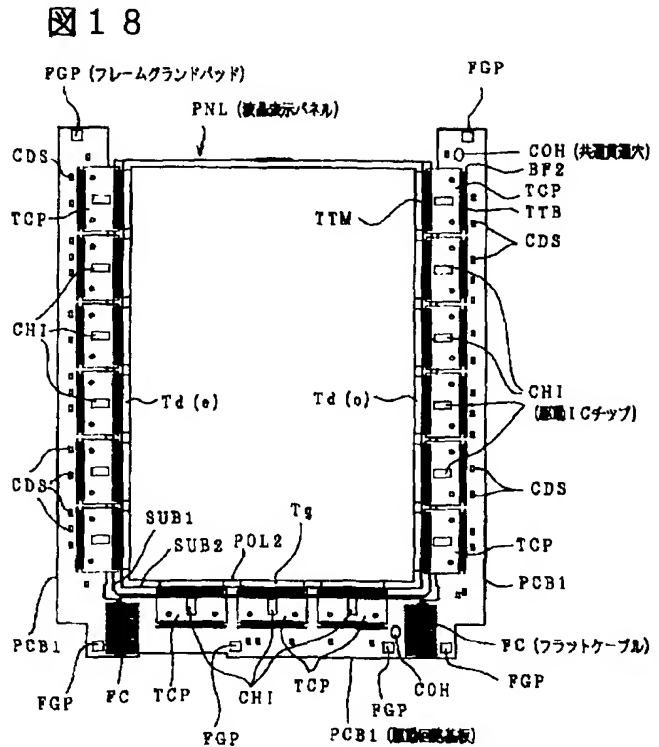
図 1 6



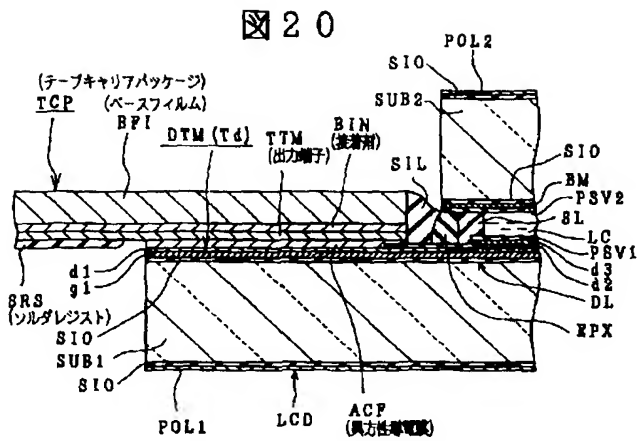
【図17】



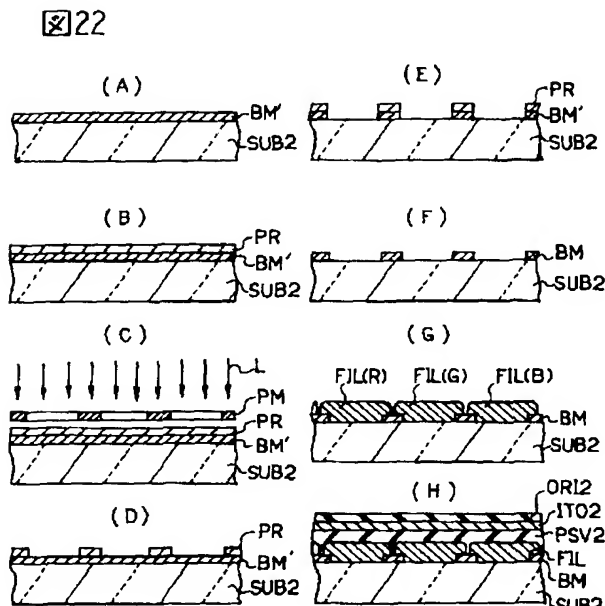
【図18】



【図20】



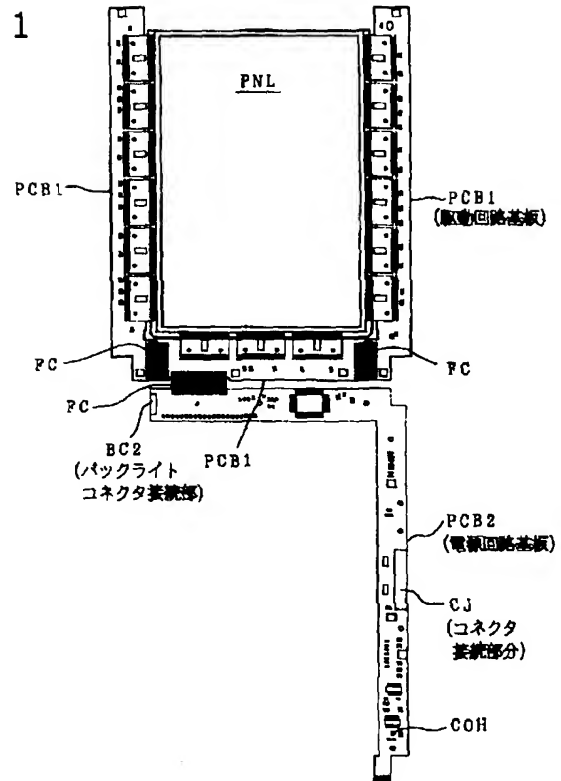
【図22】



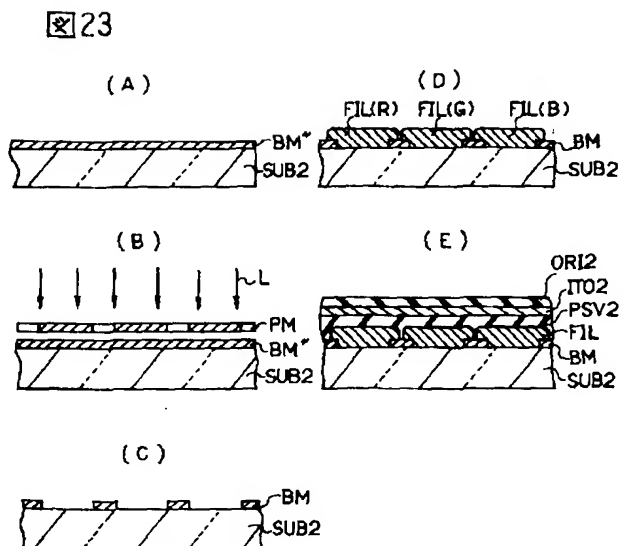
SUB2...透明ガラス基板
PR...ボジティブレジスト膜
L...光
FIL(R)、(G)、(B)...カラーフィルタ
PSV2...保護膜
ORI2...配向膜

BM'...ブラックマトリクス形成用膜
PM...ホトマスク
BM...ブラックマトリクス
ITO2...透明画素電極

【図21】



【図23】



SUB2...透明ガラス基板
L...光
FIL(R)、(G)、(B)...カラーフィルタ
PSV2...保護膜
ORI2...配向膜

BM'...黒色ネガ形レジスト膜
PM...ホトマスク
BM...ブラックマトリクス
ITO2...透明画素電極

フロントページの続き

(72) 発明者 久慈 卓見
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 清水 浩雅
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 金坂 和美
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内

(72) 発明者 渡辺 芳久
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内

(72) 発明者 松山 茂
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 発明者 廣瀬 秀幸
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内